

تمام جمع کننده Coplanar در اتوماتای سلولی کوانتوم از طریق تقاطع

مبتنی بر Clock-Zone

چکیده: ما از یک معماری متقاطع QCA کوپلار در طراحی تمام جمع کننده QCA استفاده کردیم که منجر به کاهش تعداد سلول‌های QCA و مصرف منطقه بدون مجازات تأخیر می‌شود. این عمل تقاطع از Clock-Zone غیر همجوار برای دو سیم عبوری استفاده می‌کند. ما در ادامه تأثیر این دستاوردها را بر روی جمع کننده جریان QCA بررسی کردیم. این طرح‌ها با QCADesigner تحقق یافته، ارزیابی و آزمایش شده‌اند. برای مقایسه عملکرد با کارهای مرتبط قبلی، ما از یک تابع هزینه QCA و همچنین روش ارزیابی معمولی استفاده کردیم. ما به بهبود 23٪ تعداد سلول و 48٪ مساحت نسبت به طراحی کامل تمام جمع کننده QCA قبلی رسیدیم. نتایج مشابهی برای افزایشگر 4-، 8-، 16-، 32- و 64 بیتی بدست آمد که به ترتیب برابر با 29٪ (22٪)، 24٪ (51٪)، 19٪ (54٪)، 13٪ (69٪) و 9٪ (49٪) به همراه کاهش تعداد سلول (مصرف کمتر منطقه) هستند.

کلید واژه: اتوماتای سلولی کوانتوم، تمام جمع کننده، بخش نقلی جمع کننده

1. مقدمه

از آنجا که دستگاه‌های CMOS با مقیاس نانومتری با چالش‌های تحقق جدید روبرو هستند (به عنوان مثال، افزایش جریان نشت که منجر به اتلاف قدرت استاتیک قابل توجه می‌شود) [1] فن‌آوری‌های جدید به عنوان جایگزین‌های ممکن برای CMOS در حال ظهور هستند. اتومات‌های سلولی کوانتومی نقطه (QCA) [2] یکی از چنین سیستم عامل‌های ابتکاری را نشان می‌دهد. سلول اصلی QCA، که قادر به نمایان کردن یک بیت منطقی است، منطقه‌ای از مقیاس نانو را اشغال می‌کند. یک سلول QCA بدوی معمولاً شامل دو الکترون است که دو محل دافع احتمالی کولومب [2] جایگاه‌های آن‌ها "1" و "0" است.

درک تمام جمع کننده (FA) QCA به عنوان رایج ترین سلول حسابی دیجیتال، مورد توجه بسیاری از مقالات تحقیقاتی قابل ملاحظه بوده است (به عنوان مثال ، [3] [4] [5] [6] [7]). برای نشان دادن تأثیر چنین سلول حسابی بسیار سریع و کم قدرت، تمام جمع کننده QCA [3] [5] [6] [8] و ضرب کننده [6] [9] طراحی شده اند. یک مشکل در طراحی سلول های کامپوزیتی QCA و مدارها این است که چگونه به طور مؤثر سیم های متقاطع را برای کاهش هزینه (به عنوان مثال ، تعداد سلول های QCA و پیچیدگی پیاده سازی) بطور مؤثر طراحی کنیم. راه حل چند لایه هزینه بالایی را متحمل می شود، به عنوان مثال، مسئله ساخت [10]. گذرگاه منطقی [11] نیز به دلیل مساحت بالای آن مساعد نیست. با این حال، برای رسیدن به سیم کشی متقاطع قطبی، سلول های QCA چرخش 45 درجه با درجه حرارت پیشنهاد شده است [4].

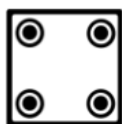
این مورد مشکلات خاص خود را دارد، مانند استحکام کم [12] و هزینه بالای اجرای آن به دلیل همزیستی دو نوع سلول QCA [10]. با این وجود، طراحی سیم متقاطع QCA از تقسیم زمان بهره می گیرد که توسط برنامه زمان بندی ویژه 8 فاز با سه نوع سیگنال ساعت پشتیبانی می شود [13]. این جایگزین سلولی تک نوع بسیار مقاوم و طراحی آن آسان است. با این حال، یک تکنیک اخیر [14] ، [15] که همچنین از سلول های یک نوع استفاده می کند، از مناطق غیر همجوار یک برنامه زمان بندی 4 فاز برای حل و فصل عبور سیم در یک لایه استفاده می کند.

در این مقاله ما از تکنیک متقاطع دوم در طراحی تمام جمع کننده (QFA) QCA و افزودنی های جریان حمل [6] مربوطه استفاده می کنیم. ما ارقام عملکردی خود را با نمونه کارهای قبلی مربوطه از طریق معیارهای معمولی (به عنوان مثال، تعداد ساعت ها، تعداد سلول ها و مساحت) و عملکرد هزینه QCA Specific [16] مقایسه می کنیم.

بقیه این ارائه به شرح زیر برگزار می شود. بخش های II و III به ترتیب مختصراً مقدمه ای کلی برای QCA و کارهای قبلی مربوط به جمع کننده های QFA و QCA را به ترتیب ارائه می دهد. جزئیات مربوط به متقاطع استفاده شده ، طرح QFA پیشنهادی و جمع کننده مربوط به جریان حمل و نقل مربوطه در بخش IV ارائه شده است. در بخش V ، عملکرد QFA ها و جمع کننده بیت متناظر را با دو معیار متفاوتی معمولی و QCA خاص مقایسه می کنیم. سرانجام در بخش ششم نتیجه گیری می کنیم.

2. QCA به طور خلاصه

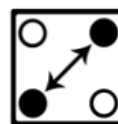
سلول اولیه در فناوری QCA، همان طور که در شکل 1 (a) نشان داده شده است، حاوی چهار نگهدارنده محل الکترون یا نقاط کوانتومی است. به طور معمول دو الکترون به داخل سلول تزریق می شوند، جایی که در دو انتهای یکی از قطرهای سلول حاوی مربع دو نقطه قرار می گیرند. جایگاه های دیگر (یعنی در امتداد لبه ها) امکان پذیر نیست زیرا این دو الکترون تمایل به دفع یکدیگر دارند. بنابراین، دو قطب امکان پذیر است. عبارت شبیه به اسلش (/) نشانگر عبارت دودویی 1 است (شکل 1 (b))، را ببینید، و عبارت بک اسلش (\) نشانگر عبارت دودویی صفر است (به شکل 1 (c) مراجعه کنید). قرار دادن دو سلول از این سلول در کنار یکدیگر به دلیل قانون دافعه کولومب ممکن است // (قسمت راست سمت شکل 2 (a)) یا \ (قسمت پایین سمت چپ شکل 2 (a)) را ببینید. با این وجود، قرار دادن دو سلول به گونه ای که آن ها فقط از یک گوشه نزدیک شوند منجر به سوئیچ قطبیت از / به \ یا برعکس می شود (به دو سلول میانی در شکل 2 (a) مراجعه کنید).



(a)



(b)

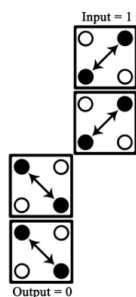


(c)

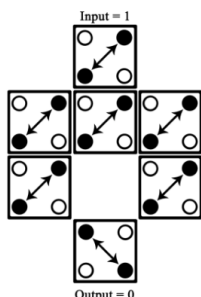
شکل 1. سلول QCA، (a): خالی (b): قطبیت "1" و (c): قطبیت "0"

(مترجم: قطبیت ها بر روی شکل مقاله اشتباه نوشته شده اند و شکل دوم قطبیت صفر و شکل سوم قطبیت 0

را نشان می دهد. اما ترجمه ا منطبق بر مقاله انجام شده است.)

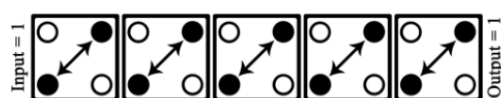


(a)

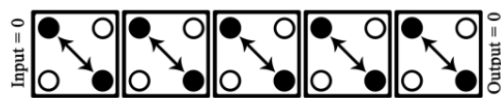


(b)

شکل 2. (a) اینورتر QCA و (b) اینورتر قوی



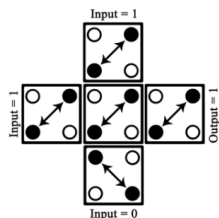
(a)



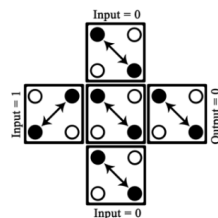
(b)

شکل 4. سیم‌های QCA: (a) transmitting

"1" و (b) "0"



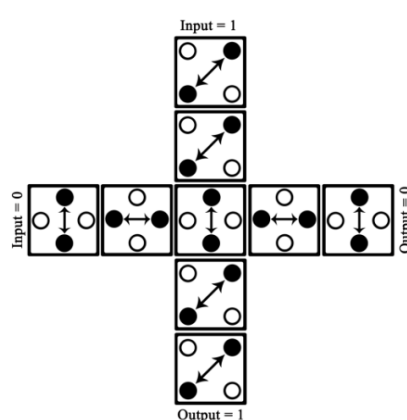
(a)



(b)

شکل 3. گیت‌های QCA. (a) majority "1" (c)

majority "0"



شکل 5: تقاطع با سلول‌های چرخان

A. گیت‌های QCA

ساختار QCA دارای دو گیت اصلی است.

(1) اینورتر (QI) QCA: یک جفت سلول متعامد / و \ ، به عنوان دو سلول میانی در شکل 2 (a) ، به عنوان یک

اینورتر QCA عمل می‌کنند. توجه داشته باشید که سلول‌های بالا و پایین صرفاً برای ورودی و خروجی هستند. برای

مثال ، ورودی "1" در شکل 2 (a) معکوس شده است. از آنجا که احتمال شکست هر سلول QCA وجود دارد، یک

اینورتر قوی‌تر از مسیری دو برابر مانند شکل 2 (b) [17] طراحی شده است.

2) گیت QCA Majority (QM): یکی دیگر از گیت‌های اصلی مهم QCA، تابع Majority سه ورودی است. این گیت از پنج سلول QCA با ساختار متقاطع تشکیل شده است (شکل 3 را ببینید). قطبیت سلول مرکزی، همان‌طور که به عنوان سلول دستگاه شناخته می‌شود، از طریق دافع کولومب، با اکثر قطب‌های سه سلول ورودی برابر است. قطبی بودن سلول دستگاه به سلول خروجی منتقل می‌شود. به عنوان مثال، شکل 3 (a) و 3 (b) به ترتیب دو دروازه QM را با دو ورودی "1" و دو ورودی "0" به تصویر می‌کشند. علاوه بر این، یک دروازه QM با یک ورودی ثابت بر روی "0" یا "1" به ترتیب به عنوان یک دروازه AND یا OR عمل می‌کند. بنابراین، ترکیب اینورتر QM و QCA مجموعه منطقی ی را ایجاد می‌کند.

B. سیم انتقال QCA

آرایه‌ای از سلول‌های QCA که قادر به انتقال "1" یا "0" است که وارد سلول اول شده و از آخرین سلول خارج می‌شود. این ساختار، سیم QCA نامیده می‌شود، به طوریکه ورودی "1" یا "0" تمام سلول‌ها را به / یا \ تحمیل می‌کند و در شکل به ترتیب 4 (الف) و 4 (ب) نشان داده شده است.

C. تقاطع

اجتماع دو سیم متقاطع QCA تقاطع نامیده می‌شود (از این پس به آن QX نیز گفته می‌شود). چند گزینه طراحی متقاطع وجود دارد که به طور خلاصه در زیر توضیح داده شده است:

- رویکرد چند لایه: این معماری QX از دو لایه بستر برای جلوگیری از تداخل استفاده می‌کند [18].
- رویکرد کوپلانا: QX یک لایه دارای چرخش 45 درجه تمام سلول‌های QCA است که در شکل 5 نمایش داده شده است. متأسفانه این ساختار به اندازه کافی مقاوم نیست [12] [10].
- طرح ساعت چندفازه: یک QX قوی که در [13] ارائه شده است، از سه نوع سیگنال ساعت برای چند برابر کردن تقسیم زمان استفاده می‌کند. این توسط یک برنامه ساعت 8-مرحله‌ای که تمایل به کند کردن انتقال دارد پشتیبانی می‌کند.

- رویکرد سلولی سه‌گانه: روش تقاطع قوی کوپلار دیگر [19] از یک سلول سه‌گانه در محل تقاطع دو سیم استفاده می‌کند که تمایل دارد منطقه QCA بیشتری مصرف کند.
- تقاطع منطقی: در این طرح از گیت XOR بدون عبور سیم استفاده می‌شود. با این حال، ناحیه و سرریزهای تأخیر آن بطور قابل توجهی زیاد است [11].
- رویکرد مبتنی بر ساعت منطقه: جدید، مستحکم، سریع و کم‌هزینه بودن طراحی کوپلار QX، به دلیل [15] و [14] است. در این طرح اختلاف فاز دو منطقه ساعت، مربوط به دو سیم عبور، 180 درجه است. جزئیات بیشتر در این باره در بخش IV.A ارائه شده است.
- جدول ۱ شامل نمادهای انتزاعی و طرح واقعی برای اجزای QCA است. انتزاعات را می‌توان برای تصویربرداری از مدار QCA (به عنوان مثال، افزودنی) استفاده کرد.

D. فناوری‌های ساخت QCA

سلول‌های QCA در فناوری‌های مختلف ساخت محقق می‌شوند [20]. به عنوان نمونه در Metal Island [21]، نیمه هادی [22]، مولکول‌ها [23] و مغناطیس‌ها [24]. دو محصول اول به دمای کار بسیار پایین نیاز دارند، در حالی که سایر محصولات در دمای اتاق کار می‌کنند. جایگزین‌های مولکولی سلول‌های QCA (برخلاف مگنت) فرکانس کاری فوق‌العاده بالا را فراهم می‌کنند. با این حال، برخی از نقایص مانند دشواری در تحقق سلول‌های چرخشی وجود دارد [25].

3. کارهای پیشین

در این بخش توضیحات مختصری در مورد QFA و جمع‌کننده‌های QCA ارائه می‌دهیم.

A. تمام جمع‌کننده QCA

جدول 1: جدول مؤلفه‌های QCA

QCA primary component		Abstract symbol	Actual
QI (Not)	Robust		
	Corner approach		
	Rotated		
QM (Majority)			
Wire			
QX (Crossover)			

توضیحات ساده در مورد تمام جمع کننده از نظر توابع Majority و وارونگی که با آن‌ها روبرو شده‌ایم در [26] آمده است. رابطه 1 نیز همین مورد را نمایش می‌دهد که توسط سه QMS و دو QIS قابل تشخیص است.

$$c_{out} = \mathcal{M}(x, y, c_{in}), S = \mathcal{M}(\overline{c_{out}}, \mathcal{M}(x, y, \overline{c_{in}}), c_{in}) \quad (1)$$

در این رابطه $\overline{c_{out}} = \overline{(x \vee y)c_{in} \vee xy} = \overline{x \vee y} \vee \overline{xy} \vee \overline{c_{in}}$ مجموع روابطی را نشان می‌دهد که می‌تواند به شکل زیر اثبات شود.

$$\begin{aligned}
 S &= \overline{c_{out}} c_{in} \vee (\overline{c_{out}} \vee c_{in})(xy \vee (x \vee y)\overline{c_{in}}) \\
 &= \overline{c_{out}} (c_{in} \vee xy \vee x \vee y) \vee c_{in} xy \\
 &= (\overline{xy} \overline{c_{in}} \vee \overline{x \vee y})(c_{in} \vee x \vee y) \vee c_{in} xy \\
 &= \overline{c_{in}}(x \oplus y) \vee c_{in}(xy \vee \overline{x \vee y}) \\
 &= x \oplus y \oplus c_{in}
 \end{aligned}$$

فرمول مجموع دیگری نیز وجود دارد که اخیراً در [8] ارائه شده است، که در آن یکی از اینورها حذف شده است و در رابطه 2 نمایش داده شده است.

$$\begin{aligned}
s &= \mathcal{M}(\overline{c_{out}}, \mathcal{M}(c_{in}, y, \overline{c_{out}}), x) \\
&= \overline{c_{out}} x \vee (\overline{c_{out}} \vee x)(c_{in} y \vee (c_{in} \vee y) \overline{c_{out}}) \\
&= \overline{c_{out}} (x \vee y \vee c_{in}) \vee x c_{in} y \\
&= (\overline{x} \overline{y} \vee \overline{x} \overline{c_{in}} \vee \overline{c_{in}} \overline{y})(x \vee y \vee c_{in}) \vee x c_{in} y \\
&= \overline{x} \overline{y} c_{in} \vee \overline{x} \overline{c_{in}} y \vee x \overline{y} \overline{c_{in}} \vee x y c_{in} \\
&= x \oplus y \oplus c_{in} \quad (2)
\end{aligned}$$

B. آدرس n بیتی QCA

در ادامه گزینه‌های جمع‌کننده nn بیتی (مثلاً حمل موج‌دار، پیش‌نمایش موازی) که معمولاً در CMOS تحقق می‌یابد و افزودنی‌های مشابه QCA پیشنهاد شده است که به طور خلاصه توضیح داده شده‌اند.

- جمع‌کننده Ripple carry QCA: اولین جمع‌کننده QCA که ما بررسی کرده‌ایم در مرجع [2] پیشنهاد شده است و یک جمع‌کننده نقلی n-بیتی است که n بیت QFA را به صورت نزولی مرتب می‌کند.
- جمع‌کننده نقلی: این مورد اساساً با طرح‌های قبلی یکسان است، به جز این مورد که تأخیر $c_{in}-c_{out}$ را تا یک چهارم کلاک ساعت کاهش می‌دهد.
- جمع‌کننده شرطی مجموع QCA: جمع‌کننده شرطی در QCA از طریق تقلید معیارهای مربوط به معماری CMOS در مرجع [9] محقق شده است (به عنوان نمونه، جایگزین کردن عملیات اصلی AND، OR، NOT و MUX و FA با همتایان QCA آن‌ها).
- جمع‌کننده QCA نقلی (CLA): طرح جمع‌کننده QCA نقلی با بلوک‌های اصلی 4-بیتی که در مراجع [5][9][27] پیشنهاد شده است. به طوری که این طرح سیگنال‌های انتشار گروهی را به روشی ساده و مبتنی بر سلول‌های معادل QCA برای گیت‌های AND و OR قابل تشخیص هستند. به هر حال، Pudi و Sridharan [28] به طور مؤثر از QM ها برای تشخیص سیگنال‌های تولید گروهی استفاده می‌کنند که در رابطه 3 نشان داده شده است و در آن متغیر G/P نشانگر سیگنال گروهی تولید/انتشار است و متغیر P_i/g_i نشانگر انتشار یا تولید سیگنال در موقعیتی با وزن 2ⁱ است و به خوبی می‌توان فهمید که $g_i p_i = g_i$, and $g_i \vee p_i = p_i$

$$\begin{aligned}
G_{l:i} &= M(G_{l:j}, p_l, P_{l-1:j} G_{j-1:i}) = \\
&G_{l:j} p_l \vee (G_{l:j} \vee p_l) P_{l-1:j} G_{j-1:i} = \\
&(g_l \vee p_l G_{l-1:j}) p_l \vee (g_l \vee p_l G_{l-1:j} \vee p_l) P_{l-1:j} G_{j-1:i} = \\
&(g_l \vee p_l G_{l-1:j}) \vee p_l P_{l-1:j} G_{j-1:i} = G_{l:j} \vee P_{l:j} G_{j-1:i} \quad (3)
\end{aligned}$$

- جمع کننده موازی پیشوند QCA: تشخیص مستقیم جمع کننده موازی QCA تولید کننده گروهی را پیاده سازی کرده و از سیگنال های نقلی بر اساس گیت های AND و OR با دو پیشوند QM موازی استفاده می کند. به هر حال، مرجع [8] فقط از یک QM برای استخراج گره های پیشوند موازی استفاده می کند (به عنوان مثال، گره های سطح اول در تمام پیشوندهای موازی و گره های سطح آخر از شبکه Brent-Kung). این مورد در رابطه 4 نشان داده شده است.

$$G = g_l \vee p_l G_r = g_l p_l \vee (g_l \vee p_l) G_r = \mathcal{M}(g_l, p_l, G_r) \quad (4)$$

- سلول جمع کننده QCA دو بیتی: یک طرح جمع کننده خاص n-بیتی که بر اساس سلول جمع کننده QCA است که تأخیر ضروری مسیر برای آن شامل یک QM (به عنوان نمونه، نیمی از طراحی معمولی با دو QCA FA برای همان سلول افزودنی 2 بیتی) است.

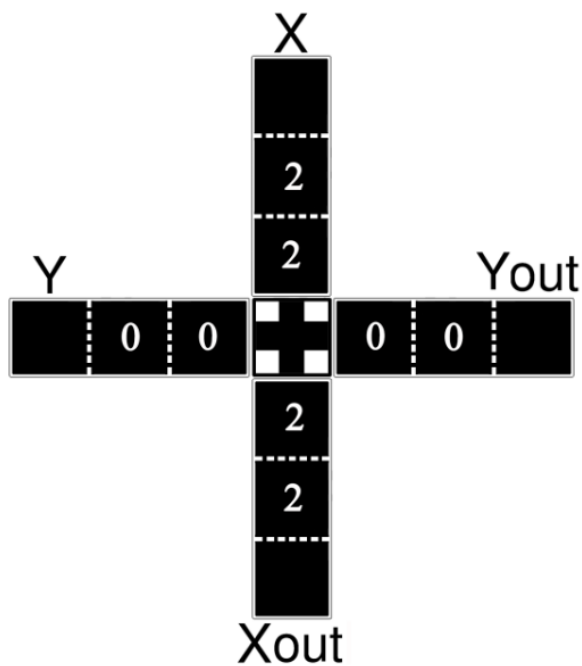
4. جمع کننده جدید QFA و QCA

از آنجا که بخش اصلی QFA جدید طراحی شده استفاده از عملیات تقاطع مبتنی بر clock-zone است [15] و [14] و ما با جزئیات کار آغاز می کنیم.

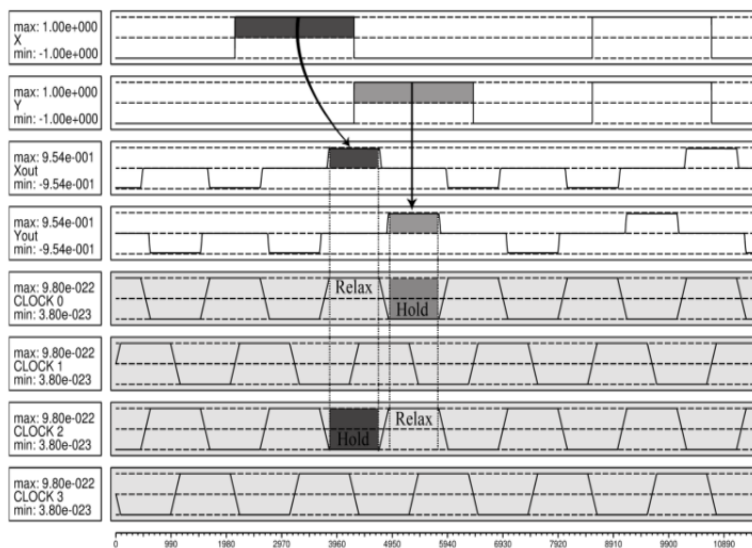
A. جزئیات طرح QX مبتنی بر Clock-zone

شکل 6 نمونه ای از QX مورد استفاده را نشان می دهد، که در آن مناطق ساعت سیم های عمودی و افقی به ترتیب با 2 و 0 مشخص شده اند، به جز سلول مرکزی که علامت گذاری نشده است، زیرا هر یک می توانند معتبر باشند، همان طور که در زیر توضیح داده شده است ما در واقع از دو منطقه از برنامه زمان بندی منطقه ای چهار فازی مبتنی بر QCADesigner استفاده می کنیم. علائم ساعت ذکر شده فوق با Clock0 و Clock2 منحنی های سیگنال در شکل 7 مطابقت دارد، که بطور یکسان توسط وکتور Coherence و موتورهای شبیه سازی Bistable با پارامترهای پیش فرض QCADesigner تولید می شود. این شکل همچنین نشان می دهد که مراحل Relax و Hold Clock0

به ترتیب با مراحل Hold و Relax از Clock2 مطابقت دارد. بنابراین وقتی سلول مرکزی توسط Clock2 (Clock0)



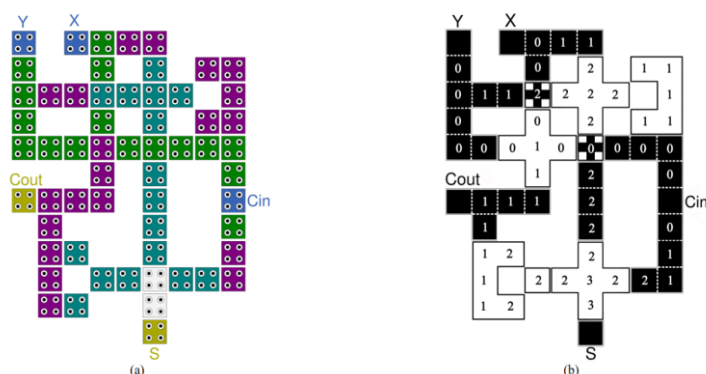
شکل 6: QX مپتني بر Clock-zone



شکل 7: I/O و سیگنال‌های ساعت برای QX مبتنی بر clock-zone

B. تأثیر QX مبتنی بر clock-zone در سایر روش‌ها

تحقق کوپلار QX از طریق سلول‌های چرخشی 45 درجه، مانند [25] و ساختن فناوری مولکولی دشوار است. با این حال، در طراحی مبتنی بر منطقه ساعت، هنگامی که سلول مرکزی در حال آرامش است، دو سلول مجاور می‌توانند قطب خود را تغییر دهند، همان‌طور که در [30] تجربه شده است. با این وجود، در مورد برنامه زمان‌بندی، همان‌طور که در [16] ذکر شده است، QCA مولکولی اغلب از نواحی ستونی استفاده می‌کند تا جایی که اختلاف فاز سیگنال‌های ساعت برای سلول‌های مجاور 90 درجه باشد. این محدودیت می‌تواند برای اجرای طرح متقاطع پیشنهادی مشکل ایجاد کند. به همین ترتیب، ساخت آن در فناوری آهنربا می‌تواند مشکلات دشواری را بوجود آورد، خصوصاً به دلیل داشتن مناطق 3 ساعته و ستونی. به طور خلاصه، طرح پیشنهادی برای نیمه هادی QCA مناسب است.



شکل 8: کوپلار جدید QFA. A یک طرح QCA و b یک طرح سمبولیک با تعدادی clock-zone.

C. تمام جمع‌کننده QCA

ما رابطه 1 را برای جمع کل پیاده‌سازی کردیم و از یک QM ساده برای خروجی QFA استفاده کردیم. اما QX مبتنی بر clock-zone است [14] و [15]. همان‌طور که در شکل 8(a) نشان داده شده است، طرح یک لایه در QFA نشان داده شده است. به طوریکه در حالت کلی دارای 59 سلول QCA است و تأخیری برابر با 1 سیکل دارد و مساحت آن در حدود 0.043 میکرومتر است.

برای توضیح عملکرد این QFA جدید، شکل 8b را ارائه کردیم، جایی که نمادهای استفاده شده در جدول 1 شرح داده شده‌اند، و اعداد مربوط به مناطق ساعت هستند. این طرح عبوری با اختلاف فاز 180 درجه برای چرخه ساعت دو

سیم عبوری تضمین می‌کند که سیم‌های متقاطع coplanar به درستی کار کنند. شکل. a9 و b9 عملکرد صحیح QFA پیشنهادی را از طریق الگوهای سیگنال ورودی / خروجی، به ترتیب برای یک FA و چهار FA آبشار نشان می‌دهند. این منحنی‌ها توسط QCADesigner [31] تهیه شده است، جایی که موتورهای شبیه‌سازی، برای شکل a9 و b9، همانند شکل 7 هستند.

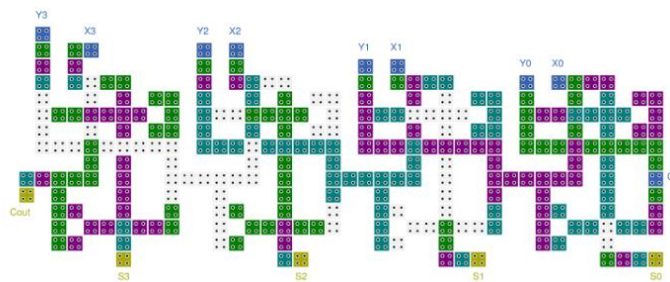
D. جمع‌کننده n-بیتی ripple carry QCA

QFA شکل 8 را ببینید. در این شکل C_{in} و C_{out} برای مرتب کردن کارایی FAها مناسب هستند. ما از این FAها برای طراحی جمع‌کننده نقلی n-بیتی استفاده کردیم. برای مثال، شکل 10 و 11 نشانگر طرح QCA برای $n=4$ و $n=32$ است که کارایی آن در بخش بعدی بررسی خواهد شد. توجه داشته باشید که مسیرهای جمع چرخشی در معماری 32 بیتی به جلوگیری از هزینه جمع‌کننده کمک می‌کند.

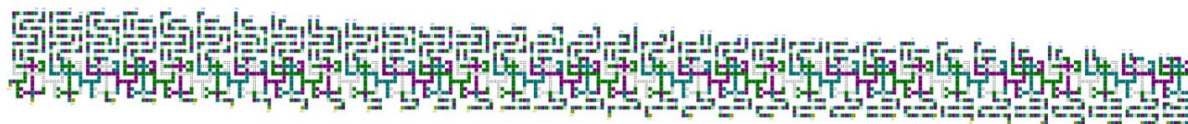
5. ارزیابی کارایی و مقایسه

ما عملکرد QFA جدید و طرح‌های مربوطه قبلی را از طریق معیارهای معمولی ارزیابی می‌کنیم. با این حال، افزودنی‌های حمل بار موج دار QCA و افزودنی‌های بیت QCA قبلی ما از طریق معیارهای کامپوزیت [16] ارزیابی می‌شوند.

- ارزیابی QFAها و جمع‌کننده‌ها از طریق معیارهای معمولی: جدول II حاوی ارقام عملکرد چندین تحقق QFA است که همگی مبتنی بر رابطه 1 هستند. به جز آنچه در [8] ارائه شده است، که مبتنی بر رابطه 2 است. نسبت‌های موجود در این جدول به وضوح برتری طراحی ما را نشان می‌دهد. به طور خاص، تعداد سلول و مساحت QFA پیشنهادی 145٪، 272٪، (72٪، 125٪) کمتر از [32] (33٪) است، که این نیز قطبی است.



شکل 10: جمع کننده QCA پیشنهادی 4 بیتی



شکل 11: جمع کننده QCA پیشنهادی 32 بیتی

جدول 2: مقایسه تمام جمع کننده QCA

QFA	Cell		Area		Latency (clk)	Layer type
	Count	Ratio	μm^2	Ratio		
[34]	95	1.61	0.087	2.02	2	Multiple
[6]	73	1.23	0.080	1.86	$\frac{3}{4}$	Multiple
[33]	102	1.72	0.097	2.25	2	Coplanar
[32]	145	2.45	0.16	3.72	1	Coplanar
[3]	93	1.57	0.087	2.02	1	Multiple
[8]	79	1.33	0.064	1.48	1	Multiple
New	59	1	0.043	1	1	Coplanar

جدول 3 شامل تصاویری برای برخی از طرح‌های جمع کننده QCA n-بیتی است که در آن n عضو مجموعه {4,8,16,32,64} است که در آن تعداد سلول‌های جمع کننده پیشنهادی 9٪ (برای جمع کننده 64 بیتی) تا 29٪ (برای 4 بیتی) کمتر از بهترین نتایج قبلی در RCA است (RCA در مرجع [8] پیشنهاد شده بود). مطابق با این فرضیات، در جمع کننده پیشنهادی برابر با 22٪، 51٪، 54٪ و 69٪ کمتر از بهترین جمع کننده RCA قبلی خواهد بود که به ترتیب برای 4، 6، 18 و 32 بیتی مناسب هستند و هیچ تأخیری ندارند. علاوه بر این، مطابق با مرجع [29]، 49٪ فضای ذخیره شده در جمع کننده 64 بیتی اتفاق افتاده است (به عنوان نمونه، کمترین مصرف حافظه در مقایسه با قبل).

جدول 3: عملکرد جمع کننده‌ها با اندازه متغیر QCA

Adder	bit	Cell		Area		Latency
		Count	Ratio	(μm^2)	Ratio	
New	4	262	1	0.208	1	7
	8	572	1	0.492	1	11
	16	1336	1	1.292	1	19
	32	3440	1	3.814	1	35
	64	9952	1	12.544	1	67
[8]-BK	4	680	2.59	0.645	3.10	7
	8	1782	3.11	1.49	3.02	10
	16	4350	3.25	3.55	2.74	16
	32	11825	3.43	10.77	2.82	27
	64	30145	3.02	31.20	2.48	46
[8]-RCA	4	339	1.29	0.254	1.22	7
	8	712	1.24	0.745	1.51	11
	16	1602	1.19	1.996	1.54	19
	32	3901	1.13	6.46	1.69	35
	64	10926	1.09	20.916	1.66	67
[28]-CLA	8	1785	3.12	1.456	2.95	9
	16	4114	3.07	3.672	2.84	15
	32	12540	3.64	11.83	3.10	27
	64	33302	3.34	35.62	2.83	49
[28]-CFA	8	1143	1.99	1.018	2.06	9
	16	2817	2.10	2.453	1.89	13
	32	6942	2.01	6.825	1.78	22
	64	17586	1.76	20.45	1.63	38
[6]	4	371	1.41	0.405	1.94	6
	8	789	1.37	0.9487	1.92	10
	16	1769	1.32	2.45	1.89	18
	32	4305	1.25	7.3	1.91	34
[29]	64	11681	1.17	24.196	1.92	66
	8	1606	2.80	1.13	2.29	8
	16	3587	2.68	2.66	2.05	12
	32	7691	2.23	6.65	1.74	20
	64	16667	1.67	18.72	1.49	36

ارزیابی افزودنی QCA با n بیت، از طریق بررسی عملکرد هزینه QCA خاص: اخیراً معیارهای ارزشیابی جدید برای مدارهای QCA، در [16] ارائه شده است که به آن تابع هزینه QCA گفته می‌شود. یک معیار واحد، اما ترکیبی به گونه‌ای تعریف شده است که سلول‌های مختلف QCA (یعنی QM، QI، QX) سهم ویژه خود را در عملکرد هزینه کامپوزیتی دارند. رابطه 5 این متریک جدید را توصیف می‌کند، جایی که MM ، II و CC به ترتیب تعداد QM ها، QI ها و QX ها را نشان می‌دهند و TT به زمان ساعت اشاره دارد. ضرایب ll ، kk و pp ، همه $1 \leq$ و می‌توانند برای تأکید بر اتلاف قدرت، پیچیدگی و تأخیر سهام در متریک تعیین شوند، جایی که نویسندگان [16] برای $kk = ll =$ $pp = 2$ برای ارزیابی عملکرد شش افزودنی بیتی مختلف ($1 \geq 120$) تصمیم گرفتند.

$$Cost_{QCA} = (M^k + I + C^l) * T^p \quad (5)$$

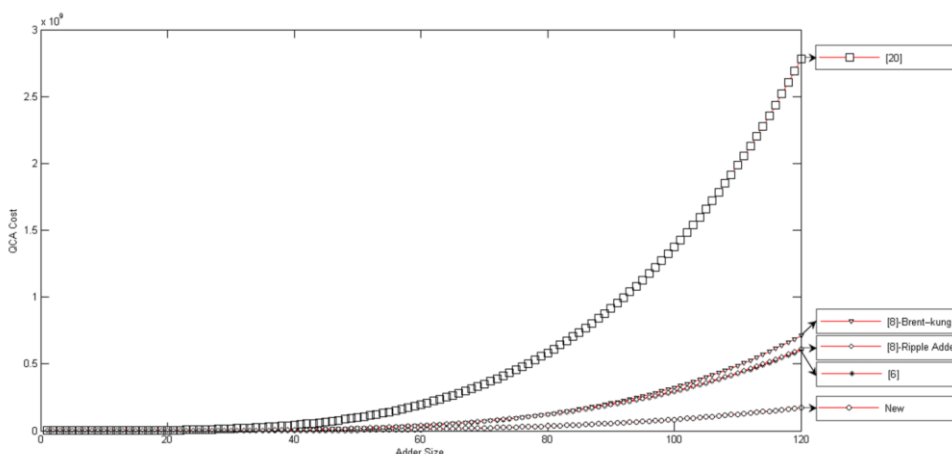
به دنبال همین رویکرد، شکل 12 نشان می‌دهد که کاربرد این متریک در طرح‌های [6]، [8]، [29] چگونه بوده است به طوریکه به نظر می‌رسد هزینه بالا در مرجع [29] عمدتاً به دلیل استفاده از ده QM و سیزده QX در هر دو بیت است. پارامتر تابع هزینه (به رابطه 5 مراجعه کنید)، برای طرح‌های چند لایه [6] و [8] سه برابر هزینه QFA $coplanar$ است که توضیح می‌دهد که خمیدگی منحنی مربوطه، به سمت جمع‌کننده‌ها است. جایگاه بالاتر این

جمع کننده [8] را می توان با QX اضافی، QM و QI اضافی توضیح داد. با توجه به [28]، اطلاعات مورد نیاز تابع هزینه در دسترس نیست.

6. نتیجه گیری

بسیاری از طراحی های تمام جمع کننده QCA از تقاطع دو لایه استفاده می کنند، در حالی که تعداد کمی از تحقق کوپلار وجود دارد که از سلول های چرخشی 45 استفاده می کنند. با توجه به اینکه طرح های متقاطع مقاوم تر coplanar، از طریق فاز ساعت ارائه شده است، ما از این تکنیک برای طراحی تمام جمع کننده QCA استفاده کردیم که تعداد سلول و میزان مصرف آن نسبت به سایر طرح های قبلی برتر است، در حالی که زمان تأخیر آن از موارد قبلی به جز [6]، که مساحت آن 86٪ بیشتر از منطقه ما است، بیشتر نیست.

تعداد سلول ما 23٪ کمتر از کمترین هزینه قبلی و مساحت QFA پیشنهادی 48٪ کمتر از فشرده ترین مورد قبلی است. ما از QFA پیشنهادی در تمام جمع کننده 4-QCA، 8-، 16-، 32- و 64 بیتی استفاده کرده ایم که در آن 41-17 درصد پیشرفت در تعداد سلول و 22-69 درصد در مصرف مساحت حاصل شده است. با توجه به بهترین دستگاه جمع کننده QCA قبلی با توجه به اندازه گیری هزینه QCA Specific از [16]، هزینه طراحی QFA پیشنهادی به مراتب کمتر از تمام جمع کننده های قبلی QCA از جمله تکنیک های شتاب دهنده حمل جایگزین است.



شکل 12: تابع هزینه QCA اختصاصی برای پنج جمع کننده QCA

REFERENCES

- [1] Y.-B. Kim, "Challenges for nanoscale mosfets and emerging nanoelectronics," *Trans. Electr. Electron. Mater.*, vol. 11, no. 3, pp. 93–105, 2010.
- [2] C. S. Lent, P. D. Tougaw, W. Porod, and G. H. Bernstein, "Quantum cellular automata," *Nanotechnology*, vol. 4, no. 1, p. 49, 1993.
- [3] R. Zhang, K. Walus, W. Wang, and G. A. Jullien, "Performance comparison of quantum-dot cellular automata adders," in *Circuits and Systems*, 2005. *ISCAS 2005. IEEE International Symposium on*. IEEE, 2005, pp. 2522–2526.
- [4] P. D. Tougaw and C. S. Lent, "Logical devices implemented using quantum cellular automata," *Journal of Applied physics*, vol. 75, no. 3, pp. 1818–1825, 1994.
- [5] H. Cho and E. E. Swartzlander, "Adder designs and analyses for quantum-dot cellular automata," *Nanotechnology. IEEE Transactions on*, vol. 6, no. 3, pp. 374–383, 2007.
- [6] H. Cho and E. E. Swartzlander, "Adder and multiplier design in quantum dot cellular automata," *Computers, IEEE Transactions on*, vol. 58, no. 6, pp. 721–727, 2009.
- [7] M. R. Azghadi, O. Kavechi, and K. Navi, "A novel design for quantum-dot cellular automata cells and full adders," *Journal of Applied Sciences*, vol. 7, no. 22, 2007.
- [8] V. Pudi and K. Sridharan, "Low complexity design of ripple carry and Brent-Kung adders in qca," *Nanotechnology. IEEE Transactions on*, vol. 11, no. 1, pp. 105–119, 2012.
- [9] E. Swartzlander, H. Cho, I. Kong, and S.-W. Kim, "Computer arithmetic implemented with qca: A progress report," in *Signals, Systems and Computers (ASILOMAR), 2010 Conference Record of the Forty Fourth Asilomar Conference on*. IEEE, 2010, pp. 1392–1398.
- [10] M. Crocker, M. Niemier, X. S. Hu, and M. Lieberman, "Molecular qca design with chemically reasonable constraints," *ACM Journal on Emerging Technologies in Computing Systems (JETC)*, vol. 4, no. 2, p. 9, 2008.
- [11] T. J. Dysart, and P. M. Kogge, "Probabilistic analysis of a molecular quantum-dot cellular automata adder," *Defect and Fault-Tolerance in VLSI Systems, 2007. DFT'07. 22nd IEEE International Symposium on*. IEEE, 2007, pp. 478–486.
- [12] K. Walus and G. A. Jullien, "Design tools for an emerging soc technology: quantum-dot cellular automata," *Proceedings of the IEEE*, vol. 94, no. 6, pp. 1225–1244, 2006.
- [13] R. Devadoss, K. Paul, and M. Balakrishnan, "Coplanar qca crossovers," *Electronics letters*, vol. 45, no. 24, pp. 1234–1235, 2009.
- [14] S.-H. Shin, J.-C. Jeon, and K.-Y. Yoo, "Wire-crossing technique on quantum-dot cellular automata," in *NGCIT2013, the 2nd International Conference on Next Generation Computer and Information Technology*, vol. 27, 2013, pp. 52–57.
- [15] M. SangSefidi, D. Abedi, and M. Moradian, "Design a Collector with More Reliability against Defects during Manufacturing in Nanometer Technology, QCA," *Journal of Software Engineering and Applications*, vol. 6, no. 6, pp. 304–312, 2013.
- [16] W. Liu, L. Liang, M. O'Neill, and E. E. Swartzlander, "A First Step Towards Cost Functions for Quantum-dot Cellular Automata Designs," *Nanotechnology*, vol. 13, no. 3, p. 476–487, 2014.
- [17] J. Huang, M. Momenzadeh, M. B. Tahoori, and F. Lombardi, "Defect characterization for scaling of qca devices [quantum dot cellular automata]," in *Defect and Fault Tolerance in VLSI Systems, 2004. DFT 2004. Proceedings. 19th IEEE International Symposium on*. IEEE, 2004, pp. 30–38.
- [18] A. Gin, P. D. Tougaw, and S. Williams, "An alternative geometry for quantum-dot cellular automata," *Journal of applied physics*, vol. 85, no. 12, pp. 8281–8286, 1999.
- [19] M. M. Arjmand, M. Soryani, and K. Navi, "Coplanar wire crossing in quantum cellular automata using a ternary cell," *IET Circuits, Devices & Systems*, vol. 7, no. 5, pp. 263–272, 2013.
- [20] Vacca, Marco, "Emerging Technologies-NanoMagnets Logic (NML)." PhD diss., Politecnico di Torino, 2013.
- [21] Kummamuru, Ravi K., et al. "Operation of a quantum-dot cellular automata (QCA) shift register and analysis of errors," *Electron Devices, IEEE Transactions on*, Vol. 50, no. 9, pp. 1906–1913, 2003.
- [22] Single, C., et al. "Towards quantum cellular automata operation in silicon: transport properties of silicon multiple dot structures," *Superlattices and Microstructures* vol. 28, no. 5 pp. 429–434, 2000.
- [23] Lu, Yuhui, Mo Liu, and Craig Lent, "Molecular quantum-dot cellular automata: From molecular structure to circuit dynamics," *Journal of applied physics* vol. 102, no. 3, p. 034311, 2007.
- [24] Niemier, M. T., et al. "Nanomagnet logic: progress toward system-level integration," *Journal of Physics: Condensed Matter*, vol. 23, no. 49, p. 493202, 2011.
- [25] Chaudhary, Amitabh, et al. "Fabricatable interconnect and molecular QCA circuits," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 26, no. 11, pp. 1978–1991, 2007.
- [26] K. Walus, G. Jullien, and V. Dimitrov, "Computer arithmetic structures for quantum cellular automata," in *Signals, Systems and Computers, 2004. Conference Record of the Thirty-Seventh Asilomar Conference on*, vol. 2. IEEE, 2003, pp. 1435–1439.
- [27] A. Vetteth, K. Walus, V. S. Dimitrov, and G. A. Jullien, "Quantum dot cellular automata carry-look-ahead adder and barrel shifter," in *IEEE Emerging Telecommunications Technologies Conference*, 2002, pp. 2–4.
- [28] V. Pudi, and K. Sridharan, "New Decomposition Theorems on Majority Logic for Low-Delay Adder Designs in Quantum Dot Cellular Automata," *Circuits and Systems II: Express Briefs, IEEE Transactions on*, vol. 59, no. 10, pp. 678–682, 2012.
- [29] S. Perri, P. Corsonello, and G. Cocorullo, "Area-delay efficient binary adders in qca," *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 22, no. 5, pp. 1174–1179, 2013.
- [30] Momenzadeh, Mariam, Marco Ottavi, and Fabrizio Lombardi, "Modeling QCA defects at molecular-level in combinational circuits," *Defect and Fault Tolerance in VLSI Systems, 2005. DFT 2005. 20th IEEE International Symposium on*. IEEE, 2005.
- [31] K. Walus, T. J. Dysart, G. A. Jullien, and R. A. Budiamn, "QCADesigner: A rapid design and simulation tool for quantum-dot cellular automata," *IEEE Transactions on Nanotechnology*, vol. 3, pp. 26–31, 2004.
- [32] W. Wang, K. Walus, and G. A. Jullien, "Quantum-dot cellular automata adders," in *Nanotechnology, 2003. IEEE-NANO 2003. 2003 Third IEEE Conference on*, vol. 1. IEEE, 2003, pp. 461–464.
- [33] I. Hanninen and J. Takala, "Robust adders based on quantum-dot cellular automata," in *Application-specific Systems, Architectures and Processors, 2007. ASAP. IEEE International Conf. on*. IEEE, 2007, pp. 391–396.
- [34] B. Bishnoi, M. Giridhar, B. Ghosh, and M. Nagaraju, "Ripple carry adder using five input majority gates," in *Electron Devices and Solid State Circuit (EDSSC), 2012 IEEE International Conference on*. IEEE, 2012, pp. 1–4.

