

## کنترل کننده هیستریزیس جریان برای فیلتر توان اکتیو با فرکانس ثابت

### چکیده

مطابق با مزیت‌های روش کنترل هیستریزیس جریان، این مقاله یک روش کنترل جدید را برای فیلتر توان اکتیو (APF) ارائه می‌کند. در کنترل هیستریزیس جریان مرسوم، محدوده هیستریزیس (HB) ثابت بوده و جریان جبران‌کننده واقعی در یک محدوده هیستریزیس ثابت محدود می‌شود. زمانی که اینورتر منبع ولتاژ در وضعیت فرکانس بالا کار می‌کند، فرکانس کلیدزنی مشکلاتی نظیر افزایش تلفات کلیدزنی را بوجود می‌آورد و نویز قابل شنود پدیدار خواهد شد. در پاسخ به این مشکل روش کنترل هیستریزیس جریان با فرکانس ثابت بر پایه محدوده هیستریزیس متغیر در این مقاله پیش برده شده است. نخست ارتباط بین محدوده هیستریزیس و فرکانس کلیدزنی باید به درستی تعیین شود. سپس کنترل‌کننده جریان با محدوده هیستریزیس متغیر با توجه به آن ارتباط طراحی می‌شود. در نهایت نتایج شبیه‌سازی در متلب نشان می‌دهد که فرکانس کلیدزنی اینورتر منبع ولتاژ تقریباً ثابت نگه داشته شده و کنترل‌کننده پیشنهادی می‌تواند جریان مرجع را به خوبی دنبال کند. مشکلات افزایش تلفات کلیدزنی و نویز قابل شنود که در فرکانس بالا اتفاق می‌افتد می‌تواند در کنترل جریان مرسوم برطرف شود.

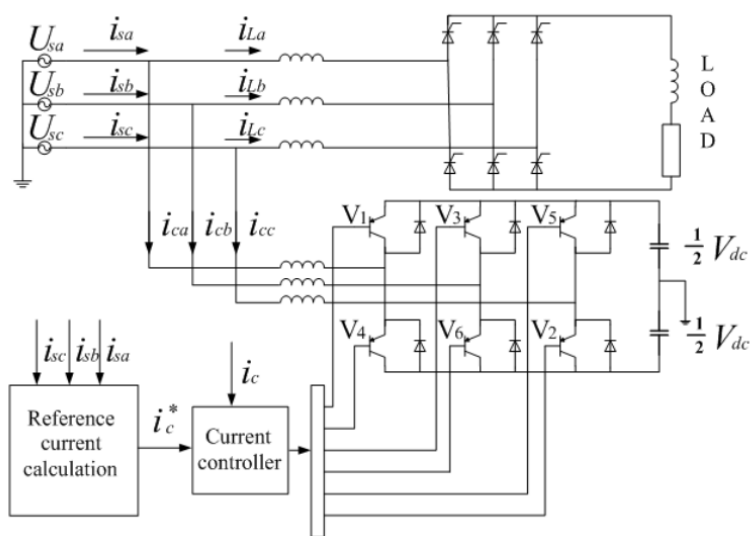
**کلمات کلیدی:** فرکانس ثابت، کنترل هیستریزیس جریان، محدوده هیستریزیس، فیلتر توان اکتیو

### 1-مقدمه

فیلتر توان اکتیو یک ابزار بسیار مفید برای حذف معضل هارمونیک در سیستم‌های قدرت است. به طوریکه در مقایسه با فیلترهای پسیو (غیر فعال) مرسوم، فیلترهای توان اکتیو (APF) مزیت‌های چشم‌گیر زیادی نظیر توانایی کنترل خوب، پاسخ سریع، دقت کنترل بالا و ... دارد. APF همچنین قادر است هارمونیک‌های غیرمشخص را

جبران کند که در شرایط خاص آن را بسیار جذاب می‌کند. با توسعه تکنولوژی الکترونیک قدرت، APF در صنعت مدرن استفاده وسیعی پیدا خواهد کرد.

شکل 1 یک سیستم ساده با APF بر پایه اینورتر منبع ولتاژ است. بردار جریان سه‌فاز بار،  $\vec{i}_L$  به همراه جریان‌های هارمونیک آن که جبران‌سازی می‌شود، اندازه‌گیری شده و مولفه‌های هارمونیک آن به عنوان بردار جریان مرجع با  $i_c^*$  مشخص شده است. بردار جریان خروجی APF،  $i_c$  باید کنترل شود تا بردار جریان رفرنس را دنبال کند. اگر خطای  $\Delta i = i_c - i_c^*$  از یک تیرانس به خصوص بیشتر باشد، کنترل جریان APF فعال خواهد شد. کنترل‌کننده جریان عملکرد کلیدزنی اینورتر منبع ولتاژ را مشخص خواهد کرد تا ولتاژ ترمینال مناسب برای کاهش خطای  $\Delta i$  بدست آید. مدار درایو APF سپس تصمیم را تشخیص می‌دهد. واضح است که بلوک کنترل جریان در شکل 1 برای عملکرد APF بسیار با اهمیت است. آن (بلوک) باید به سرعت واکنش دهد و بردار فضایی ولتاژ را به درستی تعیین کند تا خطای جریان را به طور مؤثر کاهش دهد و برای عملکرد ایمن در این مدت بهتر است فرکانس کلیدزنی اینورتر منبع ولتاژ ثابت بماند.



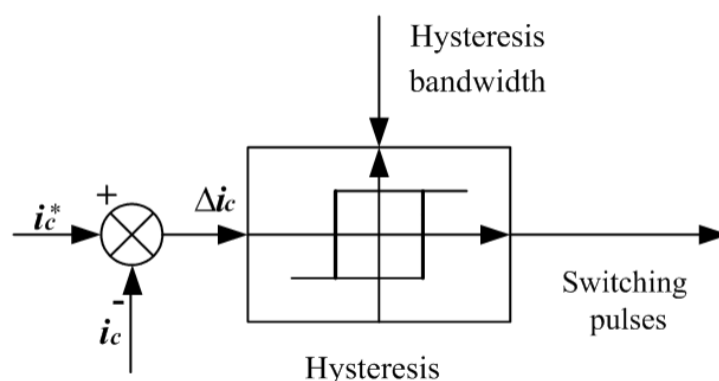
شکل 1- نمودار شماتیک سیستم با فیلتر توان اکتیو (APF)

روش‌های کنترل جریان پیشنهاد شده مختلفی برای پیکربندی‌های فیلتر توان اکتیو وجود دارد، اما از نظر توانایی کنترل جریان سریع و پیاده‌سازی ساده، روش کنترل هیستریزس جریان بالاترین رتبه را در بین سایر روش‌های کنترل جریان دارد [1]. فرکانس کلیدزنی به طور پیوسته در یک چرخه فرکانس قدرت تغییر می‌کند. قاعدتاً افزایش فرکانس عملکرد اینورتر به بدست آوردن شکل موج‌های جبران‌کننده بهتر کمک می‌کند. به هر حال محدودیت‌های

ابزاری وجود دارد و نیز افزایش فرکانس کلیدزنی منجر به افزایش تلفات کلیدزنی، نویز قابل شنود و سایر مشکلات مرتبط می‌شود. در این مقاله کنترل فرکانس کلیدزنی با معرفی یک الگوریتم کنترل هیستریزس جریان فرکانس ثابت تشخیص داده می‌شود. هدف اصلی این مطالعه تحقیق در مورد تاثیر پهنای باند هیستریزس روی فرکانس کلیدزنی APF است. کنترل کننده جریان با محدوده هیستریزس، پهنای باند هیستریزس را به عنوان تابعی از تغییرات جریان مرجع تغییر می‌دهد. در این مقاله نخست تئوری  $i_p - i_q$  برای شناسایی جریان به طور خلاصه بازنگری می‌شود. در قسمت دوم، کنترل کننده هیستریزس جریان با فرکانس ثابت توصیف می‌شود. در قسمت سوم، نتایج شبیه‌سازی و به دنبال آن نتیجه‌گیری ارائه می‌شود.

### 3- کنترل کننده هیستریزس جریان فرکانس ثابت

روش کنترل جریان با محدوده هیستریزس در بین روش‌های مختلف PWM (مدولاسیون پهنای پالس) عموماً به خاطر ساده بودن پیاده‌سازی مورد استفاده عموم قرار گرفته است [4] و [5]. در کنار پاسخ سریع حلقه جریان و توانایی محدود کردن پیک جریان این روش نیازی به اطلاعات در مورد پارامترهای سیستم ندارد. به هر حال کنترل جریان با یک محدوده هیستریزس ثابت عیبش این است که فرکانس کلیدزنی در داخل یک محدوده تغییر می‌کند به خاطر اینکه ریپل جریان پیک تا پیک باید در تمامی نقاط موج فرکانس اصلی کنترل شود [6] و [7]. بنابراین، روش کنترل هیستریزس جریان با فرکانس ثابت بر پایه باند هیستریزس متغیر در این مقاله پیش برده می‌شود. اصول این روش در شکل 3 نشان داده شده است و روش کنترل HB (باند هیستریزس) به روش کنترل-کننده هیستریزس مرسوم اضافه می‌گردد.

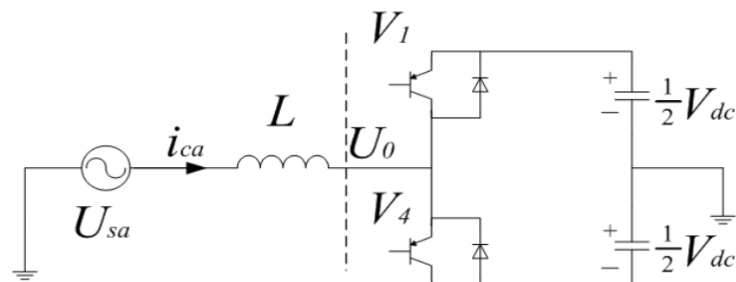


شکل 3- کنترل کننده جریان با محدوده هیستریزس متغیر

نخست، وضعیت کلیدزنی اینورتر منبع ولتاژ در کنترل جریان بررسی می‌شود. به راحتی مورد فاز A برداشته می‌شود. شکل 4 نمودار شماتیک وضعیت کلیدزنی فاز A کنترل شده با کنترلر هیستریزس است. در شکل 4،  $i_{ca}$  جریان بازخورد (فیدبک)، جریان واقعی جبران‌کننده و جریان اسمی خروجی اینورتر منبع ولتاژ است.

$$i_{ca} = \begin{cases} i_{ca}^+ & di_{ca}/dt > 0 \\ i_{ca}^- & di_{ca}/dt < 0 \end{cases}$$

$U_0$  ولتاژ خروجی VSC،  $U_{sa}$  ولتاژ شبکه قدرت و  $V_{dc}$  ولتاژ دی‌سی APF می‌باشد.



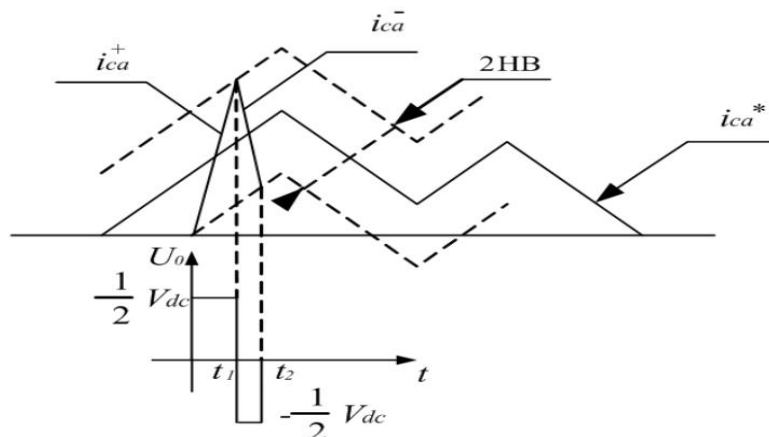
شکل 4- نمودار شماتیک کنترل‌کننده هیستریزس

معادله مداری سیستم می‌تواند با استفاده از نمودار شماتیک بدست آید.

$$L \frac{di_{ca}}{dt} = U_0 - U_{sa} \quad (1)$$

و  $U_0$  را می‌توانیم به صورت زیر بدست آوریم:

$$U_0 = \begin{cases} V_{dc}/2 & \text{The upper switch is ON, SA=1} \\ -V_{dc}/2 & \text{The lower switch is ON, SA=0} \end{cases} \quad (2)$$



شکل 5- شکل موج‌های ولتاژ و جریان با کنترل هیستریزس جریان (برای APF)

مبانی کنترل هیستریزس جریان به صورت زیر توصیف می‌شود: زمانی که جریان خروجی VSC از حد بالای هیستریزس فراتر رود از  $i_{ca}^* + HB$ ، خروجی کنترلر هیستریزس  $S=0$  و کلید پایین روشن می‌شود، ولتاژ خروجی  $U_0 = -\frac{V_{DC}}{2}$ ، VSC و جریان خروجی VSC،  $i_{sa}$  افت خواهد کرد. به طور مشابه زمانی که  $i_{ca}$  از حد پایین هیستریزس از  $i_{ca}^* - HB$  کمتر شود، خروجی کنترلر هیستریزس  $S=1$ ، کلید بالایی روشن، ولتاژ خروجی VSC  $U_0 = \frac{V_{DC}}{2}$ ، و جریان خروجی VSC، افزایش خواهد یافت.

بنابراین، دو رابطه می‌تواند به صورت زیر محاسبه شود:

$$\frac{di_{ca}^+}{dt} = \frac{1}{L}(0.5V_{dc} - U_s) \quad (3)$$

$$\frac{di_{ca}^-}{dt} = -\frac{1}{L}(0.5V_{dc} + U_s) \quad (4)$$

با توجه به شکل 4 می‌توانیم بدست آوریم:

$$\frac{di_{ca}^+}{dt} t_1 - \frac{di_{ca}^*}{dt} t_1 = 2HB \quad (5)$$

$$\frac{di_{ca}^-}{dt} t_2 - \frac{di_{ca}^*}{dt} t_2 = -2HB \quad (6)$$

$$T_C = t_1 + t_2 = \frac{1}{f} \quad (7)$$

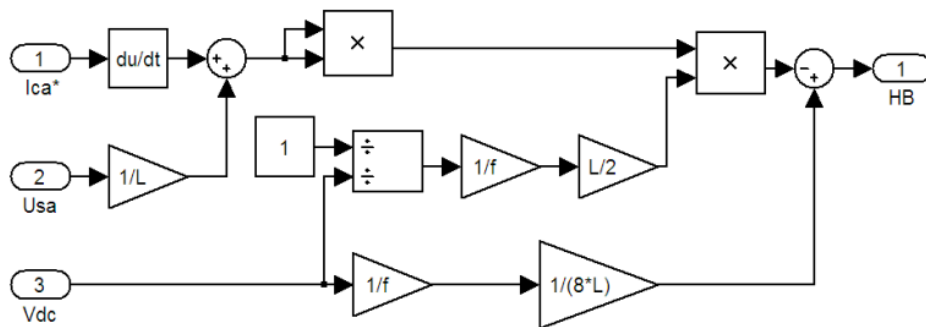
که در آن  $t_1$  و  $t_2$  بازه‌های زمانی کلیدزنی و  $f$  فرکانس کلیدزنی است.

فرض می‌شوند. با ترکیب 5 رابطه فوق، رابطه بین  $HB$  و  $f$  می‌تواند محاسبه شود. به عنوان کمیت‌های نامعلوم و  $L, f, U_s, V_{dc}$  و  $\frac{di_{ca}^*}{dt}$  به عنوان کمیت‌های معلوم  $t_1$  و  $t_2$ ،  $HB$ ،  $\frac{di_{ca}^-}{dt}$  و  $\frac{di_{ca}^+}{dt}$

$$HB = \frac{V_{dc}}{8Lf} - \frac{L}{2fV_{dc}} \left( \frac{U_s}{L} + \frac{di_{ca}^*}{dt} \right)^2 \quad (8)$$

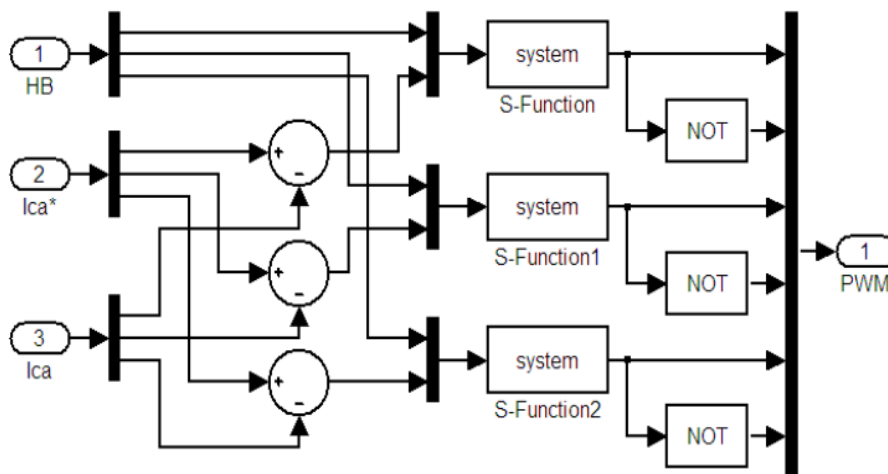
که  $f$  فرکانس مدولاسیون، شیب موج جریان دستور داده شده است.  $HB$  می‌تواند در نقاط مختلف سیکل فرکانس اصلی مدوله شود تا الگوی کلیدزنی اینورتر را کنترل نماید. برای عملکرد مشابه سه‌فاز انتظار می‌رود  $HB$  نماد  $HB_a$ ،  $HB_b$  و  $HB_c$  مشابه اما فازهای متفاوتی داشته باشند. کنترل کننده جریان فرکانس ثابت با محدوده

هیستریزیس ثابت پهنای باند هیستریزیس را مطابق تغییرات لحظه‌ای جریان جبران کننده  $(\frac{di_{ca}^*}{dt})$  و ولتاژ  $V_{dc}$  تغییر می‌دهد تا اثر اعوجاج جریان روی شکل موج مدوله شده مینیمم شود. در این مقاله، کنترل کننده هیستریزیس جریان با فرکانس ثابت توسط معادله 8 طراحی شده است. بلوک دیاگرام محاسبه پهنای باند هیستریزیس فرکانس ثابت می‌تواند توسط رابطه 8 بدست آید.



شکل 6- بلوک دیاگرام محاسبه پهنای باند هیستریزیس فرکانس ثابت

رابطه 8 HB را به عنوان تابعی از فرکانس کلیدزنی، ولتاژ تغذیه، ولتاژ خازن دی‌سی و شیب  $i_{ca}^*$  موج جریان مرجع جبران کننده نشان می‌دهد. باند هیستریزیس می‌تواند به عنوان تابعی از  $V_{dc}$  تنظیم شود به طوری که فرکانس مدولاسیون  $f$  تقریباً ثابت بماند. این امر باعث بهبود عملکرد PWM و اساساً APF می‌شود. بنابراین کنترل کننده جریان هیستریزیس فرکانس ثابت می‌تواند به صورت شکل 7 طراحی شود.



شکل 7- بلوک دیاگرام کنترل کننده جریان هیستریزیس فرکانس ثابت

#### 4. نتایج شبیه سازی و بحث و گفتگو

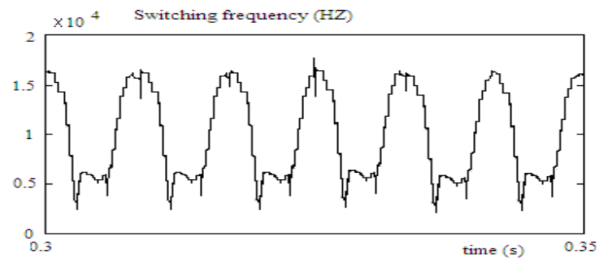
به منظور بررسی اعتبار کنترل کننده جریان هیستریک با فرکانس ثابت ، شبیه سازی Matlab6.5 اتخاذ شده است. پارامترهای مدار در جدول نشان داده شده است.

TABLE. I CIRCUIT PARAMETERS

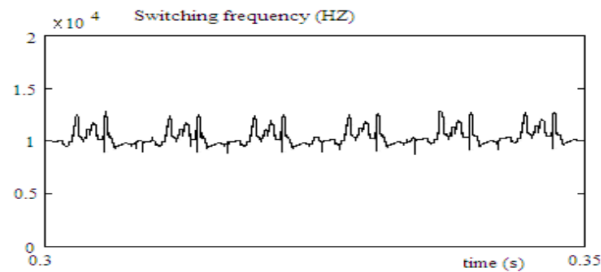
Fundamental frequency	60Hz
Switching frequency	10kHz
$U_{sa}$	127V
$V_{dc}$	400V
Rectifier load resistance	10 $\Omega$
Inverter side inductance	1mH
Rectifier side inductance	1MH
$C_{dc}$	1000 $\mu$ F

فرکانس های کلیدزنی لحظه ای در شکل 8 به ترتیب نشان داده شده است. در روش کنترل هیستریک جریان فرکانس ثابت، فرکانس کلیدزنی لحظه ای با اندکی انحراف ثابت می ماند برخلاف روش کنترل جریان هیستریک با باند ثابت. در کاربردهای عملی، ضروری است که فرکانس کلیدزنی در یک محدوده مطمئن ثابت نگه داشته شود، به منظور مشخص شدن کلیدزنی ادوات و نیز مشخص شدن تلفات کلیدزنی. در کنترل کننده هیستریک جریان مرسوم ، نه تنها مشخص کردن پهنای باند هیستریک امکان پذیر نیست بلکه مشخص کردن فرکانس کلیدزنی هم مطابق پارامترهای مدار غیر ممکن است ( $C_{dc}, L, V_{dc}$ ). در کنترل کننده هیستریک جریان فرکانس ثابت، فرکانس کلیدزنی مطابق پارامترهای سیستم و فرکانس تعریف شده ثابت می ماند.

شکل موج های جریان سه فاز در سیستم قدرت بدون جبران ساز در شکل 9 و با جبران ساز در شکل 10 نشان داده شده است. در شکل 9 دیده می شود که هارمونیک جریان زیادی در سیستم قدرت وجود دارد. و در شکل 10 با جبران ساز APF، شکل موج به سینوسی نزدیک است. نتایج به صورت زیر بدست می آید: APF تحت کنترل جریان هیستریک فرکانس ثابت مشخصه آفست رضایت بخش دارد و قادر به حذف اکثر هارمونیک ها می باشد و مشکلات روش کنترل هیستریک جریان مرسوم نظیر پدیده تلفات کلیدزنی و نویز قابل شنود را زمانی که VSC در فرکانس بالا در حال کار است، حل می کند. نتایج شبیه سازی اعتبار روش کنترل هیستریک جریان فرکانس ثابت را اثبات می کند.

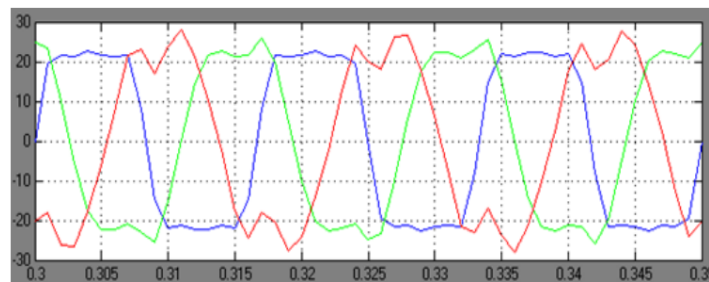


(a) Conventional Hysteretic Current controller

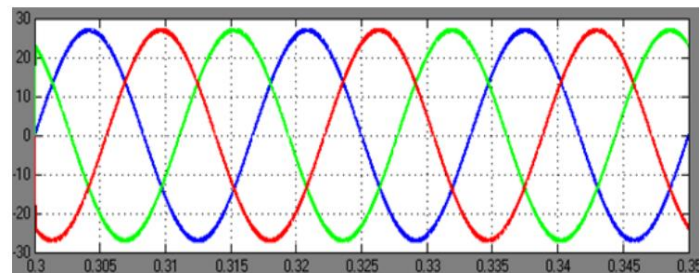


(b) Constant Frequency Hysteretic Current Controller

شکل 8- مقایسه فرکانس‌های کلیدزنی تحت دو روش کنترلی مختلف



شکل 9- شکل موج جریان سه‌فاز بدون جبران‌ساز در سیستم قدرت



شکل 10- شکل موج جریان سه‌فاز با جبران‌ساز در سیستم قدرت

## 5- نتیجه‌گیری

این مقاله اعتبار کنترل‌کننده هیستریزس جریان فرکانس ثابت را برای فیلتر توان اکتیو نشان می‌دهد. مطابق نتایج مطالعه شبیه‌سازی روش جدید APF که در این مقاله ارائه شد، رضایت نسبتاً بالایی با حذف هارمونیک‌ها و



مولفه‌های توان راکتیو از جریان حاصل شد. اعتبار این روش به منظور جبران هارمونیک‌های جریان بر اساس نتایج شبیه‌سازی ثابت شده است. نتایج شبیه‌سازی نشان می‌دهد که کنترل هیستریزس جریان مرسوم و کنترل هیستریزس جریان فرکانس ثابت به یک اندازه در فیلتر کردن هارمونیک‌های تولید شده در بار غیر خطی موفق هستند. تفاوت اصلی بین دو روش کنترلی باید در هارمونیک‌های فرکانس بالای تولید شده توسط کلیدزنی IGBT ها باشد. فرکانس کلیدزنی لحظه‌ای در روش جدید برخلاف روش کنترل هیستریزس مرسوم ثابت می‌ماند و فرکانس کلیدزنی باید در یک محدوده امن که توسط ادوات کلیدزنی تعیین می‌شود، ثابت نگه داشته شود. این مقاله یک کنترل هیستریزس جریان فرکانس ثابت از روش کلیدزنی اینورتر منبع ولتاژ را توصیف می‌کند که پهنای باند می‌تواند توسط  $\frac{di_c^*}{dt}$  تعریف شود.

#### REFERENCES

- [1] Kuang Li, Guo-chun Xiao, Jin-jun Liu, Zhao-an Wang, "Comparison of four control methods to active power filters applied in accelerator power supplies," 2004 IEEE 35th Annual, 2004, pp.794-799.
- [2] H. Akagi, Y. Kanazawa, A. Nabae, "Instantaneous reactive power compensators comprising switching devices without energy storage components," IEEE Trans. Ind. Appl. 20, 1984, pp.625-630.
- [3] Sheng-qing Li, Yu-lou Peng, You-qing Zhou, " Study on An Improved Adaptive Harmonic Current Detecting Method," High Voltage Engineering, 2002, pp.3-5.
- [4] Qiao C, Smedley K M, "Three-phase active power filters with unified constant-frequency integration control. Power Electronics and Motion Control Conference," 2000.Proceedings.PIEMC 2000.The Third International, vol. 2, Aug 2000, pp.698-705.
- [5] Xiao-bo Fan, Dai-run Zhan, Qian Sun, "Hysteresis Current Control Strategy for Three-phase Three-wire Active Power Filter," Automation of Electric Power Systems, 2007, pp.57-60.
- [6] B.K.Bose, "An adaptive hysteresis band current control technique of a voltage feed PWM inverter for machine drive system," IEEE Trans. Ind. Electron, 1990, pp.402-406.
- [7] S. Buso, S. Fasolo, L. Malesani, P. Mattavelli, "A dead beat adaptive hysteresis current control," IEEE Trans. Ind. Appl, 2000, pp.1174-1180.