

پیاده سازی بلادرنگ روش کنترل جریان فازی انطباقی باند هیستریزیس برای فیلتر قدرت فعال موازی

خلاصه

بهینه سازی عملکرد شبکه های سیستم قدرت با استفاده از روش های مرسوم بدلیل ذات پیچیده سیستم های شدیداً غیرخطی و غیرثابت، بسیار دشوار است. در این بررسی یک کنترلر جریان ترکیبی انطباقی هیستریزیس فازی برای فیلتر قدرت فعال موازی^۱ (SAPF) ارائه شده است. ایده هیستریزیس انطباقی مرسوم با استفاده از کنترلر منطق فازی^۲ (FLC) ترکیبی شده است و امکان برطرف کردن عدم قطعیت در سیستم را فراهم کرده است. در واقع کنترلرهای تناسبی-انتگرالی^۳ (PI) در فیلتر فعال موازی مبتنی بر یک مدل خطی سازی شده هستند که در شرایط گذرا قادر به واکنش نیست. از سوی دیگر، قابلیت بکارگیری FLC در بسیاری از زمینه های مهندسی گسترش یافته و نتایج قابل قبولی در بسیاری از شرایط کاری فراهم می سازد و در دستیابی به شرایط عالی، مانند پایداری و صلب بودن برای هر سیستمی کمک می کند. تمامی این موارد در ایجاد انگیزه به منظور استفاده از FLC در کاربری های SAPF موثر بوده است. با بکارگیری یک باند هیستریزیس انطباقی فازی، فیلتر قدرت فعال^۴ (APF) تحت شرایط گذرا و مانا قابلیت جبران پذیری بی نظیری بدست می آورد. به منظور اعتبارسنجی روش ارائه شده، این سیستم بر روی یک شبیه سازی دیجیتال بلادرنگ پیاده سازی شده و نتایج مناسبی در تایید آن گزارش شده است.

¹ Shunt Adaptive Power Filter

² Fuzzy Logic Controller

³ Proportional-Integral

⁴ Active Power Filter

1. معرفی

شاید توان الکتریکی ضروری ترین ماده خام استفاده شده در صنعت و تبلیغات این زمانه باشد. می توان از آن به عنوان کالایی غیرمعمول نام برد چرا که بصورت یک جریان مداوم مورد نیاز است. از دید مشتریان، تامین پیوسته جنبه ای مهم است اما امروزه، با توجه به وجود بارهای غیرخطی، بنظر می رسد پیوستگی آن تحت الشعاع قرار گرفته است که تمامی آن بدلیل مسائل کیفی قدرت است. لازم است بدانیم که بار الکتریکی از نوع استاتیک نیست. اختلاف دوره کاری تجهیزات و تغییر در الگوی کاری منجر به تغییر مداوم الگوی باری می شود. این موضوع خود باعث تولید هارمونیک ها می گردد. امروزه، هارمونیک واژه ای رایج است که از زبان مشتریان در مورد دستگاه های الکتریکی می شنویم. هرچند هارمونیک های ولتاژ و جریان به خودی خود بطور نامحسوس وجود دارند، پدیده های فیزیکی ناشی از آنها کاملاً ملموس هستند [1]. آثار سوء هارمونیک ها در سیستم های قدرت الکتریکی کاملاً واقعی و خطاهای رخ داده ناشی از هارمونیک های جریان و قدرت در اغلب اوقات بدون هشدار است. برای کاهش انتشار هارمونیک، فیلترهای فعال و غیرفعال ارائه شده اند. با این وجود، فیلترهای غیرفعال کمبودهایی مانند مشخصات جبرانگر ثابت [2]، تشدید موازی و سری با هارمونیک های ولتاژ منبع و مشخصه فیلترکنندگی شدیداً متأثر از امپدانس منبع دارند. علاوه بر آن، ذاتاً حجیم بوده و عملکرد موثر خود را با گذشت زمان از دست می دهند. به این دلایل فیلترهای فعال به عنوان راه حلی در برابر مشکلات فیلتر غیرفعال ارائه شده اند. ویژگی های جذاب فیلترهای فعال اندازه کوچکتر و قابلیت تقلیل جریان های هارمونیکی در سیستم های قدرت از طریق تزریق جریان جبرانی مساوی ولی مخالف با آن است [3-5]. با وجود این ویژگی ها، کنترل موفق فیلترهای فعال نیازمند جریان مرجع دقیقی است که منجر به جبرانسازی دقیق شده و تبدیل به هدف اصلی ما در توسعه یک کنترلر مناسب برای APF است. با این حال این مقاله بطور کامل در ارتباط تشخیص های کنترلر است. از سوی دیگر برای دستیابی به جبرانسازی با اقدام کنترلی سریع، کنترلرهای هیستریزیس استفاده می شوند. در واقع در میان روش های مختلف PWM، روش کنترل جریان PWM باند هیستریزیس بدلیل سادگی پیاده سازی آن بطور فراگیر استفاده می شود [6]. علاوه بر حلقه جریان پاسخ سریع و قابلیت محدود کنندگی جریان قله-ذاتی، در این روش نیازی به هیچگونه اطلاعات در مورد پارامترهای سیستم نیست.

باوجود چنین مزیتی، کنترل جریان با باند هیستریزیس فیکس شده دارای این کاستی است که بسامد PWM درون یک باند تغییر می کند چرا که برای کنترل تمامی نقاط موج اصلی به ریپل جریان قله تا قله نیاز است. در واقع این موضوع منجر به افزایش تلفات کلیدزنی در سیستم می شود. به منظور پرهیز از این محدودیت ها، یک کنترلر هیستریزیس انطباقی توسط نویسنده توسعه یافته است [7]. مشخصه جالب توجه این روش آن است که می توان باند کاری را بصورت تابعی از بار و پارامترهای منبع تغذیه برنامه ریزی کرد تا عملکرد PWM بهینه سازی بهینه سازی شود. انجام چنین اقداماتی منجر به کاهش چشمگیر تلفات کلیدزنی در سیستم می شود. ارزیابی عمیق این روش کنترلی را می توان در مراجع بالایی پیدا کرد. باید یادآوری کرد که نویسندگان کنترل جریان هیستریزیس انطباقی را برای کنترل ریپل های جریان در ماشین های مغناطیسی دائمی درونی⁵ (IPM) و راه اندازهای موتور سنکرون معرفی کرده بودند. در این مقاله، این روش در فیلتر فعال موازی سه فاز چهار-سیم بکارگرفته شده است. کارهای تحقیقاتی [8 و 9] از کنترلر توسعه یافته برای فیلتر قدرت فعال موازی (SAPF) گزارش می دهند که برای مدل های خطی سازی شده مناسب است. با این وجود، در اینجا، این روش بطور کامل برای هر دو کنترلر PI و فازی ارائه شده است که نتایج قابل قبولی برای طیف وسیعی از شرایط کاری فراهم می سازد. علاوه بر آن، از APF در دنبال کردن مرجع دقیق جریان و کار کردن با باند بسامدی مدوله کردن قابل تنظیم می توان استفاده کرد. بنابراین با پیاده سازی چنین روشی، APF می تواند بطور عالی هارمونیک را جبران سازی کند. برای تایید روش ارائه شده، اعتبار سنجی بلادرنگ با استفاده از شبیه ساز دیجیتال بلادرنگ⁶ (RTDS) انجام شده است. نتایج نشان می دهد که روش فازی بکار گرفته شده از نظر نرخ همگرایی و جبران سازی هارمونیک نسبت به روش مرسوم برتری عملی دارد.

ادامه این مقاله بدین شکل آرایش یافته است: توپولوژی فیلتر فعال و استراتژی کنترل بطور خلاصه در قسمت 2 توصیف شده است. روش هیستریزیس انطباقی در بخش 3 ارائه شده است. عملکرد روش هیستریزیس انطباقی با استفاده از کنترلر PI در بخش 4 و کنترلر هیستریزیس فازی انطباقی بکارگرفته شده در بخش 5 بحث شده است. RTDS ها در بخش 6 توضیح داده شده اند. نهایتاً نتیجه گیری در بخش 7 آورده شده است.

⁵ Interior Permanent Magnet

⁶ Real-Time Digital Simulator

2. ساختار سیستم

2.1 توصیف سیستم قدرت

توپولوژی مبدل بصورت یک فیلتر فعال برای یک ایزوله کننده هارمونیک در شبکه قدرت ارائه شده است و ترتیب آن در شکل 1 نمایش داده شده است. این سیستم با یک منبع 50 هرتز دارای یک سیستم سه فاز چهار-سیم پیکربندی شده است. APF بصورت موازی در نقطه مشترک کوپل شدگی^۷ (PCC) به سیستم متصل شده است. بنابراین به عنوان یک منبع ولتاژ عمل کرده و قادر به مسدود سازی جریان هارمونیک منتشر شده از بازهای غیرخطی است. ساختار پیشنهاد شده منطبق بر یک استراتژی i_d-i_q است. این موضوع بطور خلاصه در زیر-بخش ها نشان داده شده است.

به منظور جبران سازی موثر، طراحی APF یک معیار مهم است. بطور خلاصه، به منظور جبران سازی کامل، کنترلر باید قادر به برآورده کردن این ضروریات باشد: (الف) استخراج و تزریق جریان های هارمونیک، (ب) حفظ ولتاژ لینک DC ثابت، (پ) خودداری از جذب یا تولید توان راکتیو با مولفه های بسامد اصلی. در اینجا، الگوریتم کنترل فیلتر فعال به منظور جبران سازی هر دو هارمونیک و توان راکتیو جذب شده توسط بار آلوده شده اجرا می شود. علاوه بر آن، برای دستیابی به جریان های جبران ساز، رفتار فیلتر تحلیل شده است. تحلیل قدرت را می توان با در نظر گرفتن مبدل به عنوان یک منبع ولتاژ سینوسی بصورت موازی با بار آلوده شده انجام داد. در واقع، این منبع ولتاژ نمی تواند توان اکتیو مورد نیاز را به مدت طولانی فراهم کند؛ این موضوع برای تحلیل کنترل مد نظر قرار داده شده است.

تعامل میان دو منبع ولتاژ، که توسط امپدانس خط ربط پیدا کرده است (در شرایط مانا)، توسط روابط مثلثاتی انجام می شود. طبق شکل 1 عبارت کلی جریان بار را می توان به این صورت نوشت

$$i_L(t) = \sum_{n=1}^{\infty} (I_{Lan} \times \sin(n\omega t + \theta_{Lan})) \quad (1)$$

جریان بار به سه مولفه خاص فعال و غیرفعال در بسامد اساسی و مولفه هارمونیک کلی تجزیه شده است، یعنی

⁷ Point of Common Coupling

$$i_L(t) = I_{Lan1} \cos \theta_{La1} \times \sin \omega t + I_{Lan1} \sin \theta_{La1} \times \cos \omega t + \sum_{n=1}^{\infty} (I_{Lan} \times \sin(n\omega t + \theta_{Lan})) \quad (2)$$

$$i_L(t) = i_{La'actif}(t) + i_{La'reactif}(t) + i_{Lah}(t) \quad (3)$$

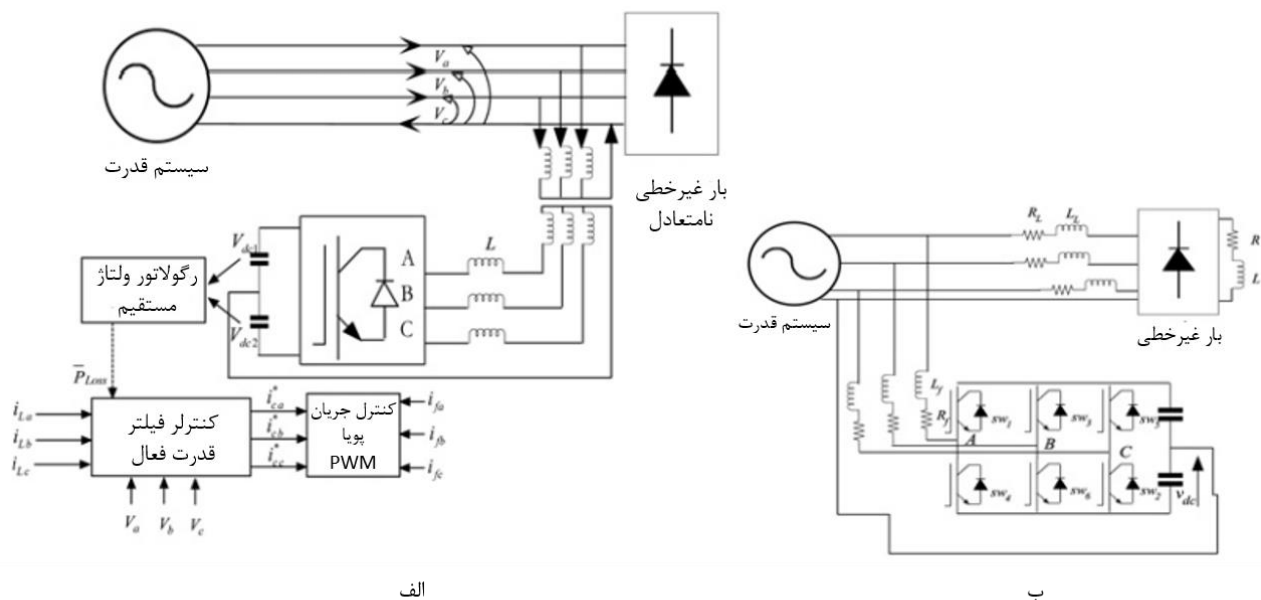
جریان جبران ساز که فیلتر باید فراهم می کند برابر است با

$$i_c = (-i_{La'reactive}(t) + i_{Lah}(t)) \quad (4)$$

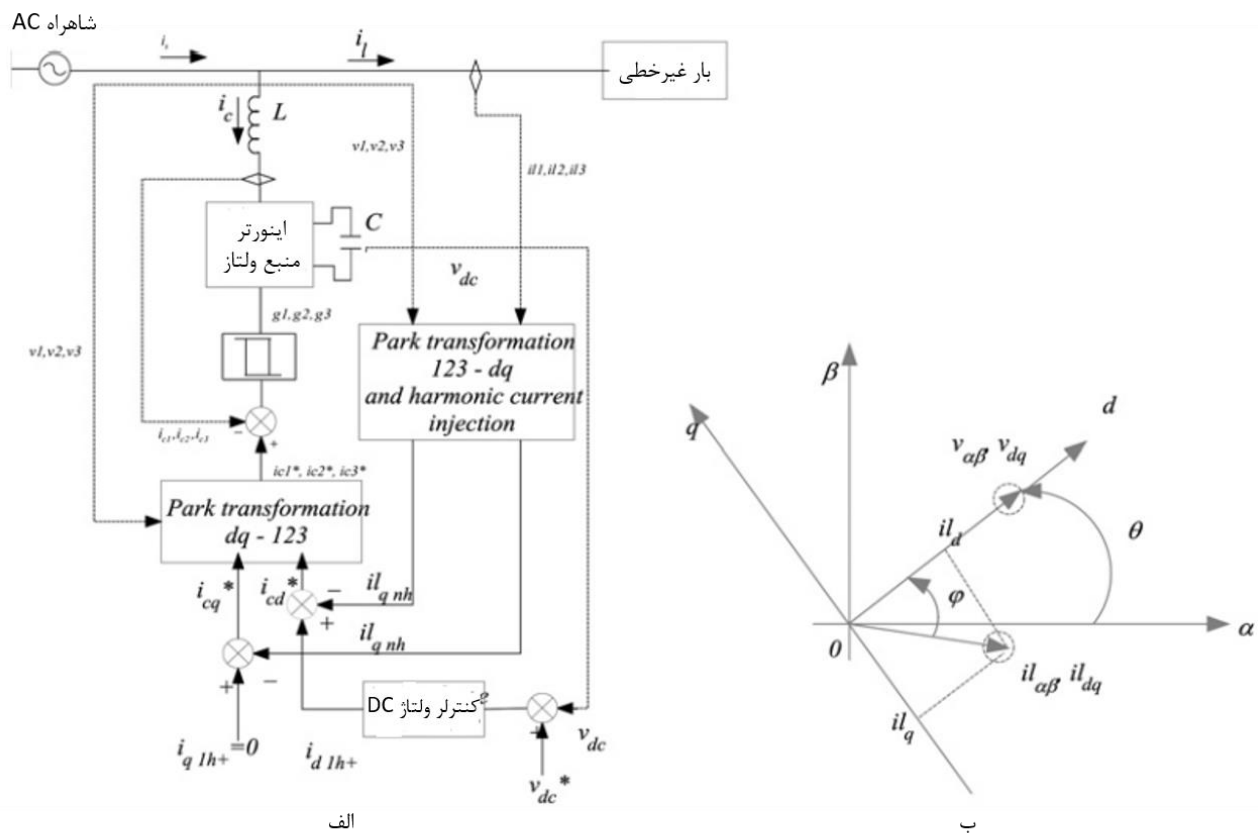
بنابراین فیلتر باید بتواند از طریق اعمال کنترلی محدود، این جبران سازی را برآورده کند. استخراج جریان های جبران ساز در قسمت بعدی ارائه شده است.

2.2 استخراج جریان هارمونیک با استفاده از استراتژی id-iq

در این مقاله از استراتژی i_d - i_q به منظور جبران سازی کامل استفاده شده است [10]. این استراتژی در شکل 2الف نمایش داده شده است.



شکل ۱. توپولوژی اینورتر به عنوان یک فیلتر فعال برای ایزوله کردن هارمونیک در شبکه قدرت. الف اجزای فیلتر قدرت فعال؛ ب سیستم ساده شده تحت شرایط مانا



شکل ۲. استراتژی $i_d^* i_q^*$ برای جبران سازی کامل. الف مدار کنترل فیلتر قدرت فعال؛ ب بردارهای ولتاژ و جریان در قالب های مرجع ثابت و گردان

در این روش، جریان های مرجع از طریق جریان های لحظه ای فعال و غیرفعال i_d و i_q بار غیرخطی بدست می آیند. جریان dq بار را می توان از رابطه (5) بدست آورد. تبدیل دو مرحله ای رابطه ای میان قالب های مرجع ثابت و گردان بدست می دهد. شکل 2 ب بردارهای ولتاژ و جریان در قالب های مرجع ثابت و گردان را نمایش می دهد. زاویه تبدیل نسبت به تمام هارمونیک های ولتاژ و ولتاژهای نامتعادل حساس است؛ در نتیجه $d\theta/dt$ می تواند ثابت نباشد. روابط ریاضی آن در رابطه (10) و (6) آورده شده است؛ نهایتاً جریان های مرجع از رابطه (7) بدست می آیند. یکی از اصلی ترین مزیت های این روش زاویه θ است که از روی ولتاژ اصلی مستقیماً محاسبه می شود

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \frac{1}{\sqrt{v_\alpha^2 + v_\beta^2}} \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (5)$$

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix}, \theta = \tan^{-1} \left(\frac{v_\alpha}{v_\beta} \right) \quad (6)$$

$$\begin{bmatrix} i_{c\alpha} \\ i_{c\beta} \end{bmatrix} = \frac{1}{\sqrt{v_\alpha^2 + v_\beta^2}} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_{cd} \\ i_{cq} \end{bmatrix} \quad (7)$$

این موضوع به سیستم امکان نابستگی به بسامد با اجتناب از حلقه قفل شونده فاز⁸ (PLL) در مدار کنترلی را می دهد که در نتیجه آن، مشکلات سنکرون سازی با شرایط نامتعادل و از حالت اصلی خارج شده ولتاژ اصلی نیز از دور خارج می شوند. بنابراین i_d - i_q به حد بسامد کاری وسیع عمدتاً توسط بسامد قطع منبع ولتاژ اینورتر⁹ (VSI) دست پیدا می کند. طبق دیگرام کنترل فیلتر فعال موازی، جریان های i_d و i_q طبق تبدیل Park بدست آمده و سپس با عبور دادن از فیلتر بالاگذر، مولفه های DC در جریان های بار غیرخطی حذف می شوند. فیلترهای استفاده شده در مدار از نوع باترورث بوده و برای کاهش اثر فیلتر بالاگذر بکار رفته اند. می توان از یک فیلتر بالاگذر جایگزین¹⁰ (AHPF) در مدار استفاده کرد که می توان از طریق یک فیلتر پایین گذر¹¹ (LPF) هم مرتبه و هم بسامد قطع بدست آورده شود. می توان آن را به راحتی با استفاده از تفاضل سیگنال ورودی و خروجی و نمونه فیلتر شده بدست آورد. فیلتر باترورث استفاده شده در مدار تزریق هارمونیک دارای بسامد قطع برابر با نصف بسامد اصلی ($f_0 = f/2$) است، که در نتیجه آن می توان یک جابجایی فاز اندک در هارمونیک ها و پاسخ بقدر کافی سریع گذرا بدست آورد.

3. کنترل جریان هیستریزیس انطباقی

روش کنترل جریان باند-هیستریزیس به عنوان مناسب ترین برای تمامی کاربری های VSI های کنترل شده توسط جریان در ماشین های IPM، سیستم های شبکه متصل، و فیلترهای قدرت فعال مورد تایید قرار گرفته است. کنترل جریان باند-هیستریزیس توسط پایداری بی قید و شرط، پاسخ بسیار سریع و دقت کافی شناخته می شود. از سوی دیگر، روش هیستریزیس پایه دارای چندین مشخصه نامطلوب، مانند بسامد کلیدزنی نامتقارن که باعث نویز آکوستیک و دشواری طراحی فیلترهای ورودی می شود است. ایده کنترل جریان باند هیستریزیس مرسوم که برای کنترل جریان

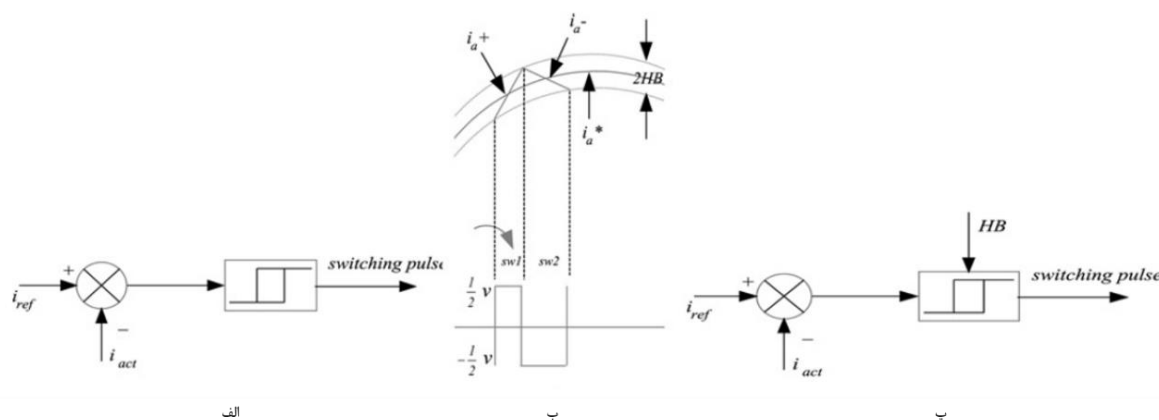
⁸ Phase-locked loop

⁹ Voltage Source Inverter

¹⁰ Alternative High-Pass Filter

¹¹ Low-Pass Filter

خط فیلتر قدرت فعال استفاده شده است در شکل 3 الف و 3 ب نشان داده شده است. این مورد از یک هیستریزس حول جریان خط مرجع تشکیل شده است. جریان خط مرجع فیلتر قدرت فعال بصورت i_a^* شناخته شده و جریان خط واقعی فیلتر قدرت فعال بصورت i_a . کنترلر جریان باند-هیستریزس تعیین کننده الگوی کلیدزنی فیلتر قدرت فعال است [6]. با این وجود، چنین کلیدزنی منجر به تلفات بالای کلیدزنی در سیستم می شود. برای رهایی از این مشکل، یک باند انطباقی در سیستم بکارگرفته شده است [11]. این موضوع باعث می شود که باند هیستریزس برای حفظ تقریباً ثابت بسامد مدوله کردن با پارامترهای سیستم مدوله شود. جزییات کنترل جریان هیستریزس انطباقی در شکل 3 پ نشان داده شده است. منطق باند هیستریزس انطباقی در رابطه (10) بیان شده است. بررسی دقیق این منطق با روابط ریاضی را می توان در [7] یافت.



شکل 3. ایده کنترل جریان باند-هیستریزس مرسوم برای کنترل جریان خط فیلتر قدرت فعال. الف جزییات موج ولتاژ و جریان با کنترلر جریان باند-هیستریزس، ب جزییات کنترلر باند جریان هیستریزس، پ جزییات کنترل جریان هیستریزس انطباقی

برای کمک به ایجاد چنین مواردی در سیستم، کلیدزنی نابرابر حذف می شود

$$HB = \frac{V_{DC}}{6f_m L_f} \left(1 - 9L_f^2 \left(\frac{V_s(t)}{L_f} + \frac{di_{fa}^*}{dt} \right) \right), j = 1, 2, 3 \quad (8)$$

رابطه بالا بیان کننده منطق هیستریزس تطبیقی است که در آن f_m بسامد مدولاسیون، i_{fa}^* جریان منبع مرجع و $\frac{di_{fa}^*}{dt}$ نشان دهنده شیب، L_f اندوکتانس دکوپله شدن فیلتر قدرت فعال، V_{DC} ولتاژ باس DC و $V_s(t)$ ولتاژ منبع تغذیه است.

4. تنظیم ولتاژ DC مرسوم با استفاده از كنترلر PI

بهينه سازی ولتاژ DC جنبه ای اساسی در جبران سازی هارمونیک ها است، عملکرد SAPF كاملاً وابسته به ولتاژ خازن است. در واقع این مساله بر تولید جریان مرجع اثر می گذارد. هرچند این كنترلر در ایجاد جریان های مرجع عملکرد قابل قبولی دارد، با اینحال، در عمل همراه با كنترلر خطی (PI)، اطلاعات سمت DC گمراه كننده است. جزییات مدار تزریق هارمونیک و رگولاتور ولتاژ در شكل 4الف و ب نشان داده شده اند. ورودی های كنترلر PI بصورت ولتاژ لینك DC (V_{DC}) و ولتاژ مرجع (V_{DC}^*) تغییر یافته اند. با تنظیم جریان فعال اولین هارمونیک از سری مثبت i_{dlh}^+ ، شار قدرت فعال در VSI و در نتیجه ولتاژ خازن V_{DC} را می توان كنترل كرد. بطور مشابه شار قدرت راکتیو توسط i_{dlh}^+ كنترل شده است. در سویی دیگر، انتهای اصلی فیلترهای قدرت فعال به سادگی محل دفع هارمونیک های ایجاد شده توسط بارهای غیرخطی بوده و در نتیجه همیشه i_{dlh}^+ برابر صفر قرار داده می شود.

مدل خطی سازی شده سیستم با چشم پوشی از تلفات در اندوكتانس ها و افزاره های کلیدزنی بدست می آید؛ یعنی فرض می شود كه شار قدرت فعال از شریان های اصلی به VSI برابر قدرت فعال در سمت DC باشد؛ این موضوع در شكل 4ب نشان داده شده است. در این شكل $C(s)$ و $G(s)$ به ترتیب توابع تبدیل كنترلر PI و VSI هستند. رگولاتور ولتاژ DC با فرض تابع تبدیل یكتا برای VSI و بدون اعوجاج، یعنی نبود بار اضافی در خازن، سنتز شده است. با این یافته ها، می توان یک تابع تبدیل حلقه بسته ارائه نمود

$$\frac{\Delta V_{DC}}{\Delta V_{DC}^*} = \frac{(k_p u_d / C v_{DC}^0)(s + (k_i / k_p))}{s^2 + (u_d / C v_{DC}^0)(i_{C0}^0 / v_{DC}^0) + k_p)s + (k_i u_d / C v_{DC}^0)} \quad (9)$$

k_p و k_i بهره های تناسبی و انتگرالی كنترلر PI هستند. C خازن لینك DC، v_{DC}^0 و i_{DC}^0 ولتاژ و جریان خازن در شرایط خطی سازی هستند. به هر حال، با كنترل بهره های k_p و k_i می توان بطور موثر جبران سازی لینك DC انجام داد.

قواعد کنترلی و عکس فازی سازی در حوزه زمان می شود. روش دیگر همراه با برنامه C و با استفاده از جعبه ابزار FL در محیط متلب انجام می شود. در این مورد ما از روش نخست استفاده می کنیم. شکل 5الف بهینه سازی DC به روش فازی را نشان می دهد. بطور خلاصه، منطق فازی از مجموعه نظریه فازی، که در آن متغیر عضوی از یک یا تعداد بیشتری از مجموعه ها، با درجه عضویت مشخص است، می باشد. یک کنترلر مرسوم منطق فازی¹² (FLC) عمدتاً شامل سه بلوک به نام های فازی کننده¹³، استنتاج¹⁴، و عکس فازی سازی¹⁵ است. بررسی همه جانبه بلوک های بالا را می توان در [9] یافت. برای خاص بودن، از منطق فازی تنها در بهینه سازی خطا استفاده شده است. شکل 5ب در مورد الگوی بهینه سازی مولفه خطا اطلاعاتی ارائه می دهد.

5.1 طراحی توابع عضویت منطق فازی

یک جنبه مهم در FLC قسمت قواعد و شکل مجموعه های فازی است. شکل مجموعه فازی بر نحوه تخمین قواعد if-then سیستم فازی برای یک تابع تاثیر می گذارد. مثلث مناسب ترین و مرسوم ترین شکل تقریب بخش if یک تابع غیرخطی بوده است. نویسندگان مختلفی در [12، 14، و 15] نشان می دهد که تابع عضویت مثلثی به صرفه ترین از لحاظ پارامترهای اشاره شده در بالا است. مهمترین موضوع در مورد توابع عضویت مثلثی سادگی قابل توجه، پایه نظری مستحکم و راحتی محاسبات آن است.

¹² Fuzzy Logic Controller

¹³ fuzzification

¹⁴ inference

¹⁵ defuzzification

جدول ۱. جدول تصمیم فازی

V_{DC}	V_{DC-ref}						
	NB	NM	NS	Z	PS	PM	PB
NB	NB	NB	NB	NB	NM	NS	Z
NM	NB	NB	NB	NM	NS	Z	PS
NS	NB	NB	NM	NS	Z	PS	PM
Z	NB	NM	NS	Z	PS	PM	PB
PS	NM	NS	Z	PS	PM	PB	PB
PM	NS	Z	PS	PM	PB	PB	PB
PB	Z	PS	PM	PB	PB	PB	PB

با این حال، توسعه قوانین مستلزم درک منطقی کامل از مشخصات فرآیند است و در الگوی فعلی FLC بکارگرفته شده بصورت زیر مشخص می شود:

1- "هفت" مجموعه فازی برای هر ورودی و خروجی؛

2- توابع عضویت "مثلثی" برای هر ورودی و خروجی؛

3- فازی سازی با استفاده جهان گفتمان پیوسته؛

4- مباحثه با استفاده از عملگر "min"؛

5- "استنتاج" با استفاده از مکانیزم مبتنی بر مباحثه فازی؛

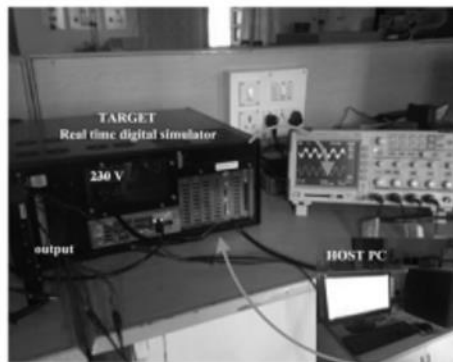
6- عکس فازی سازی با استفاده از روش "مرکز ثقل".

توابع عضویت و قواعد با استفاده از درک رفتار APF بدست می آیند. از سوی دیگر، شکل 10 جزئیات توابع عضویت مجموعه ورودی/خروجی فازی و بررسی قواعد کنترلی را ارائه کرده و دو ورودی را بصورت توابع عضویت مثلثی و خروجی را به عنوان تابع عضویت ثابت در نظر می گیرد. از طرفی تفاسیر بطور مشخص در شکل 10 نشان داده شده اند، و با دنبال کردن روندی سیستماتیک، یک روش خالی از اشکال پایدار و بهینه سازی شده را می توان بدست آورد. جدول 1 جزئیات 49 قاعده به منظور انجام اقدام کنترلی بهینه را ارائه کرده و هر قاعده نشان دهنده یک شرط عملیاتی در سیستم است. بطور مشترک، 49 قاعده تضمین کننده کنترل قابل قبول و بهینه هستند.

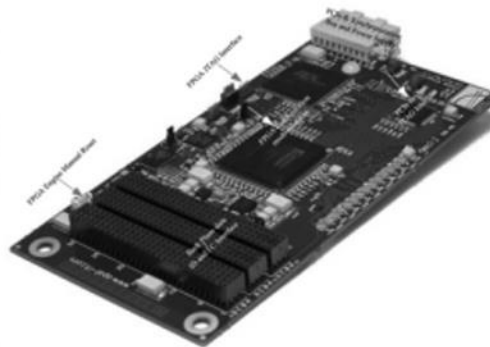
6. عملکرد سیستم با شبیه ساز دیجیتال بلادرنگ

6.1 شبیه ساز دیجیتال بلادرنگ

RTDS به توسعه دهندگان امکان شبیه سازی دقیق و با کیفیت سیستم های الکتریکی قدرت و ایده های خود جهت بهبود آنها را می دهد. RTDS [13] بصورت بلادرنگ کار می کند، در نتیجه نه تنها امکان شبیه سازی را فراهم می آورد بلکه امکان تست محافظت فیزیکی و تست تجهیزات کنترلی را هم فراهم می آورد. این موضوع باعث می شود که توسعه دهندگان قادر به اثبات ایده های خود، نمونه های اولیه و محصولات نهایی در محیط حقیقی باشند. RTDS یک شبیه ساز سیستم قدرت کاملاً دیجیتال با قابلیت عملکرد پیوسته بلادرنگ است. با استفاده از آن می توان شبیه سازی های گذرای الکترومغناطیسی سیستم قدرت را با یک گام زمانی معمول حدود 50 میکروثانیه و با استفاده از ترکیب نرم افزار و سخت افزار معمولی انجام داد. سیستم عامل اختصاصی استفاده شده توسط RTDS تضمین کننده "قاطعانه بلادرنگ"^{۱۶} است.



الف

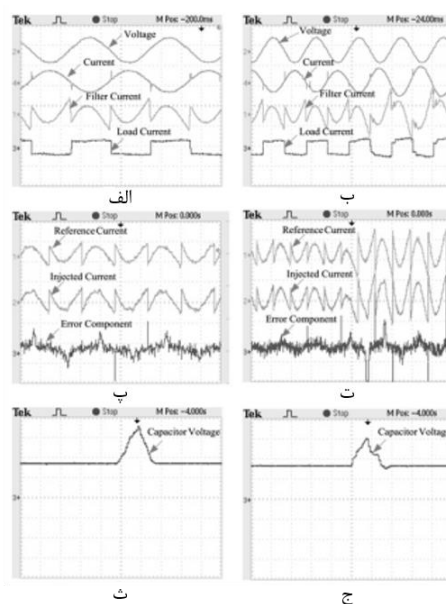


ب

شکل ۶. ساختار سخت افزاری مرسوم. الف جزییات قسمت سخت افزاری RTDS؛ ب نما و اتصال دهنده های OP5142

از آن می توان به عنوان ابزاری ایدال در طراحی، توسعه و آزمایش طرح های حفاظت و کنترل سیستم قدرت استفاده کرد. با قابلیت بسیار در تبادیل (از طریق درگاه های بسیار زیاد اختصاص داده شده پرسرعت ورودی/خروجی) هر دو سیگنال دیجیتال و آنالوگ در محافظت فیزیکی و کنترلی، دستگاه ها برای تعامل با سیستم قدرت شبیه سازی شده به شبیه ساز متصل شده اند.

¹⁶ Hard Real Time

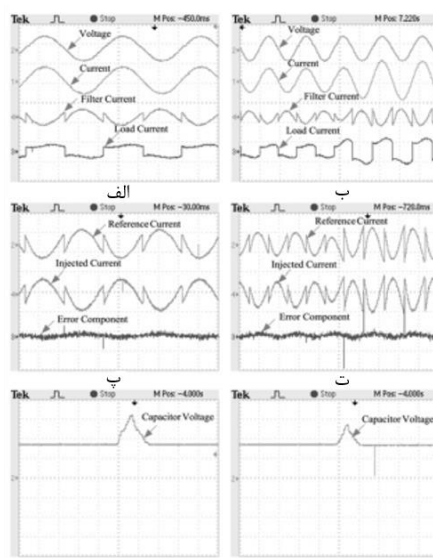


شکل ۷. عملکرد APF با استفاده از کنترلر PI

الف عملکرد سیستم تحت شرایط مانا. ولتاژ منبع؛ جریان منبع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان فیلتر (مقیاس ۲۰ آمپر بر قسمت)؛ جریان بار (مقیاس ۲۰ آمپر بر قسمت)
 ب تحمیلکرد سیستم تحت تغییر پله ای در بار. ولتاژ منبع؛ جریان منبع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان فیلتر (مقیاس ۲۰ آمپر بر قسمت)؛ جریان بار (مقیاس ۲۰ آمپر بر قسمت)
 پ عملکرد سیستم تحت شرایط مانا. جریان مرجع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان تزریق شده (مقیاس ۳۰ آمپر بر قسمت)؛ خطا در مولفه جریان (مقیاس ۲۰ آمپر بر قسمت)
 ت عملکرد سیستم تحت پله ای در بار. جریان مرجع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان تزریق شده (مقیاس ۳۰ آمپر بر قسمت)؛ خطا در مولفه جریان (مقیاس ۲۰ آمپر بر قسمت)
 ث و ج جزئیات تغییرات خازن

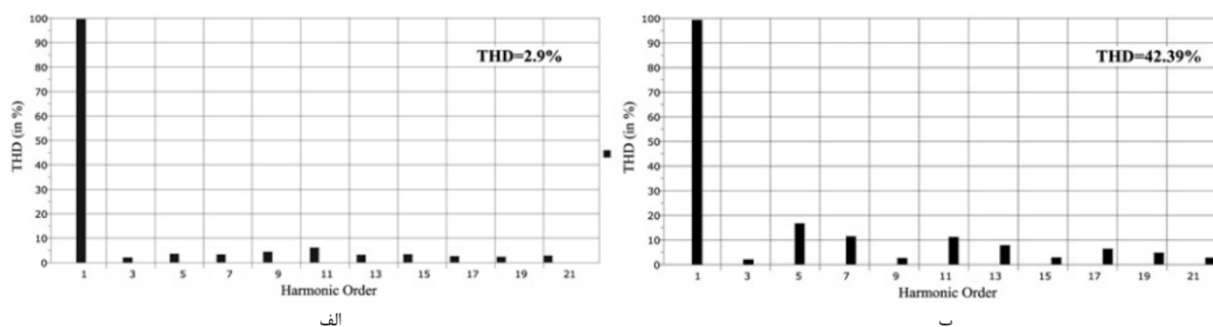
6.2 سخت افزار شبیه ساز

سخت افزاری شبیه سازی بلادرنگ دیجیتال در پیاده سازی RTDS مدولاتور ایت، بنابراین امکان تعیین اندازه قدرت پردازش در کارهای شبیه سازی در دسترس است.



شکل ۸. عملکرد کنترلر فازی APF

الف عملکرد سیستم تحت شرایط مانا. ولتاژ منبع؛ جریان منبع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان فیلتر (مقیاس ۲۰ آمپر بر قسمت)؛ جریان بار (مقیاس ۲۰ آمپر بر قسمت)
 ب عملکرد سیستم تحت تغییر پله ای در بار. ولتاژ منبع؛ جریان منبع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان فیلتر (مقیاس ۲۰ آمپر بر قسمت)؛ جریان بار (مقیاس ۲۰ آمپر بر قسمت)
 پ عملکرد سیستم تحت شرایط مانا. جریان مرجع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان تزریق شده (مقیاس ۳۰ آمپر بر قسمت)؛ خطا در مولفه جریان (مقیاس ۲۰ آمپر بر قسمت)
 ت عملکرد سیستم تحت پله ای در بار. جریان مرجع (مقیاس ۳۰ آمپر بر قسمت)؛ جریان تزریق شده (مقیاس ۳۰ آمپر بر قسمت)؛ خطا در مولفه جریان (مقیاس ۲۰ آمپر بر قسمت)
 ث و ج جزئیات تغییرات خازن



شکل ۹. اطلاعات THD قبل و بعد از جبران سازی توسط کنترلر PI

الف طیف هارمونیک جریان منبع با کنترلر باند هیستریزس تطبیقی مرسوم
 ب طیف هارمونیک جریان بار غیرخطی

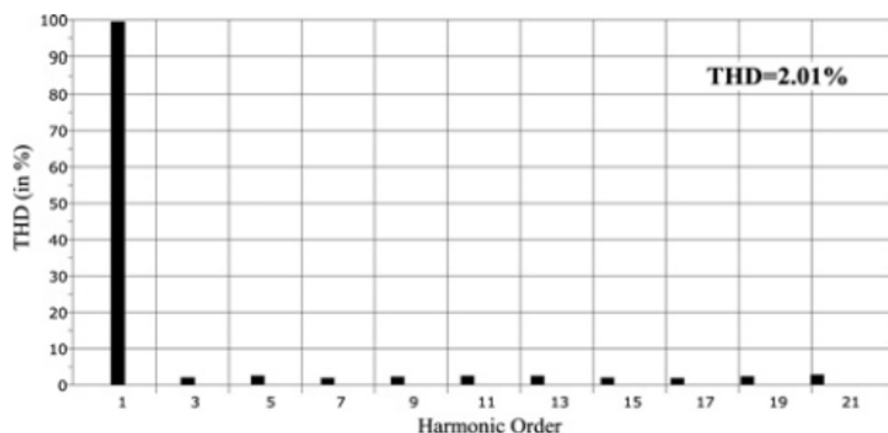
شکل ۶ نشان دهنده ساختار سخت افزاری مرسوم است. OP5142 (شکل ۶ب) یک از بلوک های اصلی سازنده در سیستم ورودی/خروجی مدولاتور OP5000 از تکنولوژی Opal-RT است. این موضوع امکان بکارگیری تکنولوژی های FPGA در پوشه های شبیه سازی RT-LAB که برای اجرای گسترده توابع زبان توصیفی سخت افزار^{۱۷} (HDL) و ورودی/خروجی خای دیجیتال سرعت-بالا، تراکم-بالا در مدل های بلادرنگ را فراهم می سازد. طبق بالاترین تراکم FPGA نوع Xilinx Spartan-3، می توان OP5142 را به صفحه پشتی یک ماجول ورودی/خروجی

¹⁷ Hardware Language Description

Wanda 3U یا Wanda 4U سیستم شبیه سازی متصل کرد. این مورد از طریق رابط باس بلادرنگ PCI-Express شناسایی با تاخیر کم از کامپیوتر شخصی هدف در ارتباط است. همانطور که دیده می شود شبیه ساز قادر است چندین نوع شامل نسخه های جدید قابل حمل، که به راحتی به دستگاه قدرت یا ایستگاه فرعی برای انجام آزمایش های در-محل-پیش از راه اندازی را داشته باشد. هر قفسه از سخت افزار شبیه سازی شامل هر دو مایکروهای مخابراتی و پردازشی است. محاسبات ریاضیاتی در اجزای مجزای سیستم قدرت و برای معادلات شبکه با استفاده از یکی از دو مایکرو پردازشی متفاوت انجام می شوند.

6.3 عملکرد سیستم با کنترلر PI

تاییدات بلادرنگ دیجیتال در شکل 7 نشان داده شده است. آزمایشات در بسامد کلیدزنی 10 کیلوهرتز انجام شده است. بار غیرخطی و APF در زمان $t=0$ متصل شده اند. به دلایل مشخص، بار پل هارمونیک هایی تولید می کند و APF قادر به جبران سازی موثر آنها با استفاده از تزریق هارمونیک های غیرسینوسی در نقطه مشترک کوپل شدگی است. شکل 7الف در مورد ولتاژ منبع، جریان منبع، جریان فیلتر و جریان بار (از بالا به پایین) در شرایط مانا و منبع تغذیه ولتاژ متعادل اطلاعاتی ارائه می دهد. علاوه بر آن، به منظور مطالعه عملکرد APF در شرایط گذرا، گام تغییرات در بار در زمان $t=0.5s$ ایجاد شده است. شکل 7ب جزئیات ولتاژ منبع، جریان منبع، جریان فیلتر و جریان بار (از بالا به پایین) تحت شرایط گذرا با منبع تغذیه ولتاژ متعادل را نشان می دهد. هرچند APF در جبران سازی جریان های هارمونیک موفق بوده است، با این حال شکاف هایی در جریان منبع مشاهده شده است. دلیل اصلی پشت این شکاف ها این است که کنترلر در دنبال کردن صحیح اطلاعات ناتوان بوده و در نتیجه APF نمی توان آن را بطور کامل جبران سازی کند. از سوی دیگر، شکل 7پ و ت در مورد مولفه های خطا اطلاعاتی بدست می دهد. این مولفه های خطاها در مورد عملکرد کنترلر تصمیم می گیرند. هرچه خطاها بیشتر باشد، جبران سازی ضعیف تر صورت می گیرد. از روی شکل 7پ جریان های مرجع و جریان های تزریق شده به حساب آمده و سپس مولفه خطا پیش بینی می شود. با مشاهده عملکرد، مولفه خطا ریپل های بزرگی داشت و این تماماً بدلیل کنترلر PI است.



شکل ۱۰. طیف هارمونیکی جریان منبع با کنترلر جریان فازی هیستریزس تطبیقی

علاوه بر آن شکل ۷ و ج اطلاعاتی در مورد ولتاژ لینک DC با خازن های متفاوت فراهم می سازند. در این سناریو، خازن های ۳ و ۵ میکروفاراد استفاده شده اند. با یک خازن بزرگ، ولتاژ لینک DC در زمانی طولانی به حالت پایدار رسیده و محتوای ریپل شدیداً کاهش می یابد. با کاهش خازن، محتوای ریپل بطور عمده افزایش می یابد. علاوه بر آن شکل های ۹ الف و ب اطلاعات در مورد THD قبل و بعد از جبران سازی فراهم می کنند که به ترتیب در حدود ۴۲.۳٪ و ۲.۹٪ جریان های منبع و بار، با کنترلر PI است.

۶.۴ عملکرد سیستم با کنترلر فازی

شکل ۸ بطور برجسته عملکرد APF با کنترلر فازی را نشان می دهد. همانند قبل، آزمایش در $t=0$ انجام شده است. شکل ۸ الف نشان دهنده جزییات ولتاژ منبع، جریان منبع، جریان فیلتر و جریان بار تحت شرایط منبع تغذیه متعادل را نشان می دهد. توجه داشته باشید که APF جبران سازی بی نظیری فراهم می کند. جریان منبع فی نفسه کاملاً یکدست و بدون ریپل است. شکل ۸ ب نشان دهنده عملکرد APF تحت یک پدیده گذرا را نشان می دهد. همچون قبل، ولتاژ منبع، جریان منبع، جریان فیلتر، و جریان بار به ترتیب از بالا به پایین نشان داده شده اند. باید توجه داشت که شکل موج جریان منبع نسبتاً خوب است و شکاف های در شکل موج حذف شده اند. از سوی دیگر، شکل ۸ پ و ت در مورد مولفه خطا، که با استفاده از جریان های مرجع و تزریق شده پیش بینی شده اند اطلاعاتی ارائه می دهد. توجه کنید که مولفه خطا بطور کامل بی اثر شده و بطور کامل قابلیت و عملکرد کنترلر فازی را نشان می دهد. مولفه

خطا شکل موج های نشان داده شده در شکل 8ت با کنترلر PI در حقیقت فاجعه بوده و همچنان در شرایط گذرا در کنترلر PI این خطا زیاد است، اما چنین انتظاری با روش بکار گرفته شده کاملاً برطرف شده است. شکل 8ث و ج نشان دهنده جزییات ولتاژ لینک DC با خازن متفاوت است؛ با اینحال تغییرات در ولتاژ DC کاملاً رضایت بخش است. سیستم قادر به نشست در محدوده زمانی حداقل، در هر دو شرایط گذرا و مانا است؛ این در حالی است که پدیده ی مشابه در کنترلر PI دیده نمی شود. با این حال مقایسه شکل موج ها، که در شکل های 8ث و 7ث نشان داده شده اند، تاکید بر عملکرد کنترلر بکار رفته از نظر بهینه سازی DC دارد. شکل 10 نشان دهنده اطلاعات THD با کنترلر فازی است. THD به ترتیب در حدود 40٪ و 2٪ جریان های بار و منبع است. بنابراین با کنترل تطبیقی فازی هیستریزیس، عملکرد سیستم شدیداً بهبود می یابد.

7. نتیجه گیری و بحث

در این مقاله یک فیلتر فعال کنترل تطبیقی فازی هیستریزیس موازی بکار گرفته شده است. فیلتر بکار رفته، که هارمونیک های جریان ایجاد شده توسط بار آلوده را جبران سازی می کند، توسط RTDS اعتبارسنجی شده است. نشان داده شده است که فیلتر بطور موثر تحت شرایط مانا و گذرا عمل می کند. برای سنجش ذات موثر کنترلرها، شکل موج های مولفه خطا بکار گرفته شده اند، که نشان دهنده عملکرد هر دو کنترلر PI و فازی است. کاهش محتوای هارمونیک بر شکل موج جریان منبع و تغییرات اندک ولتاژ لینک DC نشان دهنده بهبود جبران سازی APF است. بنابراین با استفاده از الگوریتم بکار رفته و با در نظر گرفتن مزایای باند هیستریزیس تطبیقی، یک فیلتر فعال موازی نوین توسعه داده شده است.

8 References

- 1 Rudnick, H., Dixon, J., Morán, L.: 'Delivering clean and pure power', *IEEE Power Energy Mag.*, 2003, **1**, (5), pp. 32–40
- 2 Owen, E.L.: 'A history of harmonics in power systems', *IEEE Ind. Appl. Mag.*, 1998, **4**, (1), pp. 6–12
- 3 Bhattacharya, A., Chakraborty, C., Bhattacharya, S.: 'Shunt compensation', *IEEE Trans. Ind. Electron. Mag.*, 2009, **3**, (3), pp. 38–49
- 4 Buso, S., Malesani, L., Mattavelli, P.: 'Comparison of current control techniques for active filter applications', *IEEE Trans. Ind. Electron.*, 1998, **45**, (5), pp. 722–729
- 5 Shuai, Z., Luo, A., Tu, C., Liu, D.: 'New control method of injection-type hybrid active power filter', *IET Power Electron.*, 2011, **4**, (9), pp. 1051–1057
- 6 Holh, I.: 'Pulse width modulation – a survey', *IEEE Trans. Ind. Electron.*, 1999, **39**, (5), pp. 410–420
- 7 Bose, B.K.: 'An adaptive hysteresis-band current control technique of a voltage-fed PWM inverter for machine drives system', *IEEE Trans. Ind. Electron.*, 1990, **37**, (5), pp. 402–408
- 8 Kale, M., Ozdemir, E.: 'An adaptive hysteresis band current controller for shunt active power filter', *Elsevier Electr. Power Syst. Res.*, 2005, **73**, pp. 113–119
- 9 Mekri, F., Mazari, B., Machmoum, M.: 'Control and optimization of shunt active power filter parameters by fuzzy logic', *IEEE Electr. Comput. Eng.*, 2006, **31**, (3), pp. 127–134
- 10 Soares, V., Verdelho, P.: 'An instantaneous active and reactive current component method for active filters', *IEEE Trans. Power Electron.*, 2000, **15**, (4), pp. 660–669
- 11 Rahman, K.M., Rezwan Khan, M., Choudhury, M.A., Rahman, M.A.: 'Variable-band hysteresis current controllers for PWM voltage-source inverters', *IEEE Trans. Power Electron.*, 1997, **12**, (6), pp. 964–970
- 12 Oh, D.S., Youn, M.J.: 'Automated adaptive hysteresis current control technique for a voltage-fed PWM inverter', *IET Electron. Lett.*, 1990, **4**, (24), pp. 2044–2046
- 13 Xiao, P., Venayagamoorthy, G.K., Corzine, K.A.: 'Seven-level shunt active filter for high power drive systems', *IEEE Trans. Power Electron.*, 2009, **24**, (1), pp. 6–13
- 14 Teke, A., Bayindir, K., Tumay, M.: 'Fast sag/swell detection method for fuzzy logic controlled dynamic voltage restorer', *IET Gener. Transm. Distrib.*, 2009, **4**, (1), pp. 1–12
- 15 Yi, S.Y., Chung, M.J.: 'Robustness of fuzzy logic control for an uncertain dynamic system', *IEEE Trans. Fuzzy Syst.*, 1998, **6**, (2), pp. 216–225